

ALGIRDAS KLIMAVIČIUS

MULTISIM

TEORIJA IR PRATYBOS

MOKOMASIS METODINIS LEIDINYS

**VIKO ELEKTRONIKOS IR INFORMATIKOS FAKULTETAS
2008**

TURINYS

TEORIJA	3
TEMA 1	4
1. ELEKTRONIKOS ĮTAISŲ KOMPIUTERINIO PROJEKTAVIMO PROGRAMOS	4
1.1. ELEKTRONIKOS ĮTAISŲ KOMPIUTERINIO PROJEKTAVIMO PROGRAMŲ APŽVALGA.	4
1.2. ELECTRONICS WORKBENCH PROJEKTAVIMO SISTEMŲ APŽVALGA, GALIMYBĖS.	8
TEMA 2	10
2. PROJEKTAVIMAS PROGRAMA MULTISIM 9	10
2.1. VARTOTOJO INTERFEISAS, PAGRINDINĖS INSTRUMENTŲ JUOSTOS IR JŲ ELEMENTAI.....	10
2.1.1. <i>Vartotojo interfeisas</i>	10
2.1.2. <i>Komponentų juosta, komponentų paieška</i>	11
2.1.3. <i>Matavimo instrumentų juosta, informacija apie matavimo prietaisus</i>	15
TEMA 3	19
2.2. SCHEMŲ PROJEKTAVIMAS IR SIMULIAVIMAS	19
2.2.1. <i>Projekto lapo paruošimas</i>	19
2.2.2. <i>Sandaros schemos projektavimas</i>	22
TEMA 4	24
2.2.3. <i>Elektros principinės schemos projektavimas</i>	24
TEMA 5	37
2.2.4. <i>Elektros principinės schemos simuliacija ir analizė</i>	37
TEMA 6	42
2.3. BRĖŽINIŲ SPAUSDINIMAS.	42
TEMA 7	44
3. SPAUSDINTŲJŲ PLOKŠČIŲ PROJEKTAVIMAS	44
3.1. PROGRAMA ULTIBOARD 9.	44
3.2. PROGRAMA ULTIROUTE 9.	47
PRAKTINIAI DARBAI	49
4. PRAKTINIAI DARBAI	50
4.1. PRAKTINIS DARBAS 1. LOGINIO KONVERTERIO PARUOŠIMAS LOGINĖS FUNKCIJOS MINIMIZAVIMUI.	50
4.2. PRAKTINIS DARBAS 2. LOGINĖS FUNKCIJOS MINIMIZAVIMAS, NAUDOJANT LOGINĮ KONVERTERĮ.	52
4.3. PRAKTINIS DARBAS 3. LOGINĖS SCHEMOS PROJEKTAVIMAS PAGAL LOGINĘ FUNKCIJĄ.....	54
4.4. PRAKTINIS DARBAS 4. LOGINĖS SCHEMOS IR ŽODŽIŲ GENERATORIAUS PARUOŠIMAS SIMULIAVIMUI.	56
4.5. PRAKTINIS DARBAS 5. LOGINIO ANALIZATORIAUS PARUOŠIMAS SIMULIAVIMUI IR LOGINĖS SCHEMOS SIMULIAVIMAS.	59
4.6. PRAKTINIS DARBAS 6. KETURIŲ BITŲ SUMATORIAUS ELEKTROS PRINCIPINĖS SCHEMOS PROJEKTAVIMAS, NAUDOJANT VIRTUALIUS ELEMENTUS.	61
4.7. PRAKTINIS DARBAS 7. KETURIŲ BITŲ SUMATORIAUS ELEKTROS PRINCIPINĖS SCHEMOS SIMULIAVIMAS, NAUDOJANT VIRTUALIUS ELEMENTUS.	63
4.8. PRAKTINIS DARBAS 8. KETURIŲ BITŲ SUMATORIAUS ELEKTROS PRINCIPINĖS SCHEMOS BRAIŽYMAS IR SIMULIAVIMAS, NAUDOJANT REALIUS ELEMENTUS.	66
4.9. PRAKTINIS DARBAS 9. VIRTUALUS JUNGIMAS, NAUDOJANT LAIDUS.	68
4.10. PRAKTINIS DARBAS 10. VIRTUALUS JUNGIMAS, NAUDOJANT MAGISTRALĘ.	71
5. UŽDUOTYS IR ATSAKYMAI SAVARANKIŠKAM DARBUI.....	72
5.1. <i>Užduotis 1. Loginės funkcijos simuliacija</i>	72
5.2. <i>Užduotis 2. Keturių bitų sumatoriaus elektros principinės schemos braižymas ir simuliacija, naudojant realius elementus</i>	73
5.3. <i>Užduoties 5.1 atsakymas</i>	73
5.4. <i>Užduoties 5.2 atsakymas</i>	74

Darbas su MULTISIM

TEORIJA

TEMA 1

1. Elektronikos įtaisų kompiuterinio projektavimo programos

Tikslai: *Paaiškinti Elektronikos įtaisų kompiuterinio projektavimo programų paskirtį, sandarą ir panaudojimo galimybes.*

1.1. Elektronikos įtaisų kompiuterinio projektavimo programų apžvalga.

Pagrindinis elektronikos įtaisų projektavimo rezultatas – paruošti konstruktorinę dokumentaciją. Konstruktorinės dokumentacijos komplektas tai:

- tekstinė dokumentacija – techniniai reikalavimai, aprašymai, technologinė dokumentacija ir k.t.
- grafinė dokumentacija – brėžiniai, kurių kiekis ir tipas priklauso konkretaus gaminio.

Elektronikos įtaisų grafinę dokumentaciją skiriame į dvi dalis:

- elektrinės dalies brėžiniai, kurių minimalus komplektas - *sandaros schema, elektros principinė schema, būtinas šios schemos veikimo tikrinimas*, atliekant projektuojamos schemos simuliaciją;
- konstruktoriniai brėžiniai; jei galutinis projektavimo objektas yra surenkamas ant spausdintosios plokštės, tai minimalus brėžinių komplektas – *spausdintoji plokštė, jos surinkimo brėžinys* (ant spausdintosios plokštės) ir įvairūs *mechaninių detalių brėžiniai*.

Šiame modulio skyriuje nagrinėsime kursyvu pažymėtų brėžinių projektavimo galimybes, naudojant kompiuterines programas. Tai minimalus dokumentacijos kiekis, tačiau studentai, įsisavinę šių brėžinių projektavimą, sugebės projektuoti ir sudėtingesnius elektronikos įtaisy.

Sukurta daugybė Elektronikos įtaisų kompiuterinio projektavimo programų. Lentelėje 1.1 matome tik nedidelę dalį labiausiai paplitusių projektavimo programų.

Lentelė 1.1. Elektronikos įtaisų kompiuterinio projektavimo programos.

	Programa	Web adresas Programos galimybės	Sandaros schemų	Elektros principinių schemų braižymas	Elektros principinių schemų projektavimas	Elektros principinių schemų simuliacijavimas	Spausdintosios plokštės projektavimas	Mechaninių detalių brėžiniai
			braižymas	braižymas	projektavimas	simuliacijavimas	projektavimas	brėžiniai
1	EWB 5	Sena, internete nėra						
2	MultiSIM 9	www.electronicworkbench.com						
3	MultiSIM-UltiBOARD 9							
4	MultiSIM-UltiROUTE 9							
5	PCAD		http://www.pcad.com					
6	OrCAD	http://www.orcad.com						
7	Proteus	http://www.labcenter.co.uk/						
8	AutoCAD	http://autodesk.com						
9	Visio	http://www.microsoft.com						

Programos PCAD, ankstesnis pavadinimas buvo ACCEL, todėl instaliavus ankstesnius PCAD programos variantus, *Program failuose* randame PCAD arba ACCEL sagtuvus.

Lentelė 1.2. Elektronikos įtaisų kompiuterinio projektavimo programų galimybių vertinimas.

	Programa gali pilnai atlikti parinktą projektavimo etapą.
	Programa tik dalinai gali atlikti parinktą projektavimo etapą.
	Programa negali atlikti parinkto projektavimo etapo.

Lentelėje 1.1. skirtingomis spalvomis parodytos pasirinktų elektronikos įtaisų kompiuterinio projektavimo programų galimybės. Lentelėje 1.2 Pateiktas spalvų paaiškinimas

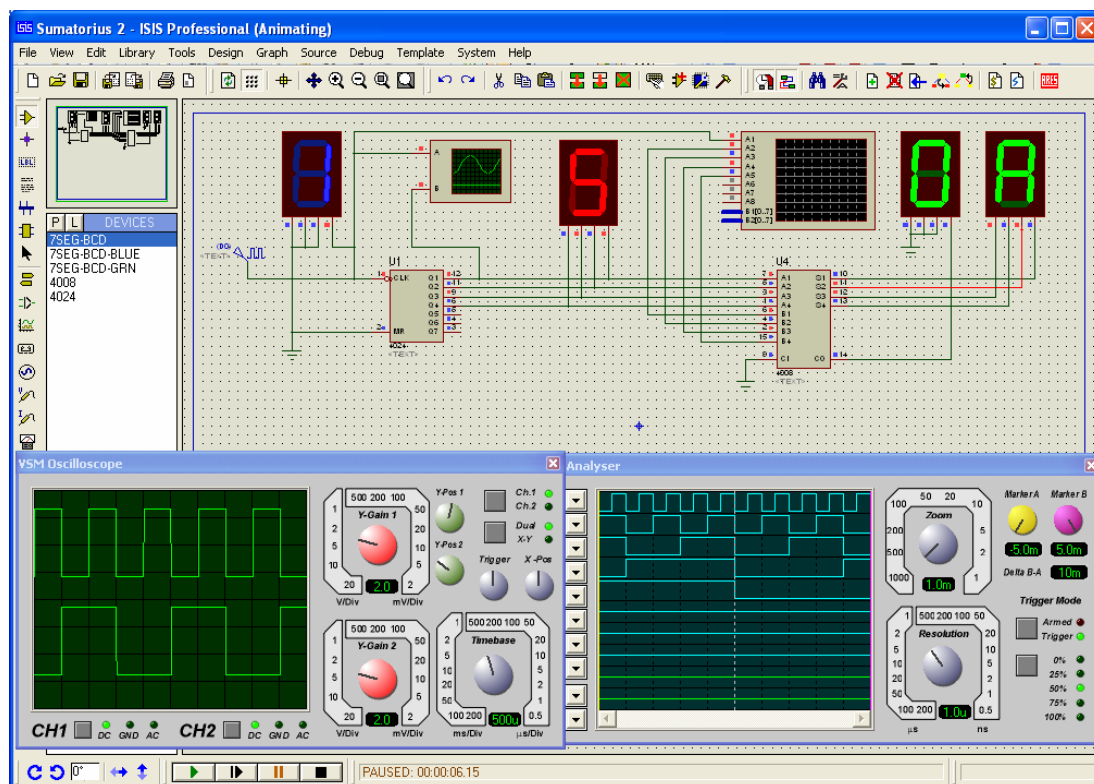
Lentelė 1.2. Elektronikos įtaisų kompiuterinio projektavimo programų galimybių vertinimas.

	Programa gali pilnai atlikti parinktą projektavimo etapą.
	Simuliacija labai geras, tačiau skirtas profesionaliems vartotojams
	Programa tik dalinai gali atlikti parinktą projektavimo etapą.
	Programa negali atlikti projektavimo, gali tik atlikti braižymo darbus šiame etape.
	Programa negali atlikti parinkto projektavimo etapo.
	EWB programų grupė

Modulyje naudojamas terminas *simuliacija* tai angliško žodžio *simulation* vertimas. Simuliacija elektronikos įtaisų projektavime suprantamas, kaip elektronikos įtaiso veikimo imitacija. Tai yra analogiška realiam elektronikos įtaiso surinkimui iš atskirų komponentų (litavimas) ir jo veikimo tikrinimui, prijungus realius matavimo prietaisus.

Programų vertinimas yra labai subjektyvus reikalas. Lentelėje 1.1. pateikti duomenys gali būti priimti, kaip autoriaus išvada. Programos vertinimas ir pasirinkimas labai priklauso nuo programos vartotojo, nes dauguma programų yra labai panašios vartotojo interfeisu, galimybėmis ir kaina.

Patogi darbui ir pigi yra programa Proteus 6.0. Ji lengvai įsisavinama savarankiškai, todėl taip pat rekomenduojama studentams. Tačiau jos galimybės žymiai mažesnės už EWB programų ir vartotojo interfeisas žymiai skiriasi nuo Microsoft programų. Šios programos šiame modulyje nenaudosime apie jos galimybes galime spręsti iš 1.1.pav. Paveikslėlyje matome šia programa sudarytą sumatoriaus elektros principinę schemą ir jos modeliavimo rezultatus. Programa susideda iš dviejų dalių: ISIS – schemų projektavimas ir ARES - spausdintų plokščių projektavimas.



1.1.pav. Keturių bitų sumatorius Programoje Proteus 6.0.

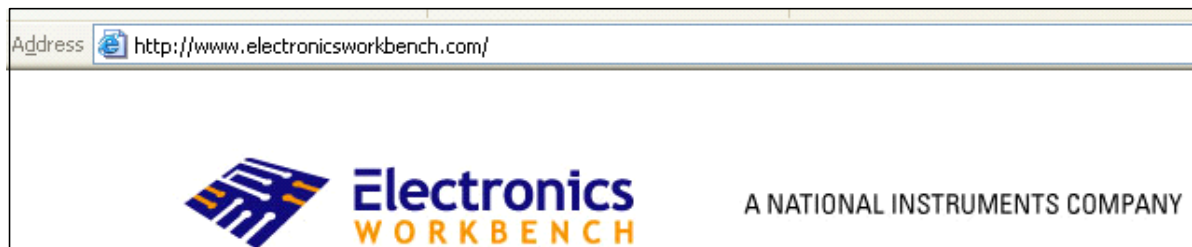
Programos MultiSIM9, UltiBOARD9, UltiROUTE9 sudaro vieną *Electronics Workbench* produktų grupę. *DesignSuite Freeware Edition 9*.

Šios programų grupė ir programa *Proteus* labiausiai tinka mokymo ir mokymosi tikslams, nes šiose programose integruoti matavimo prietaisai, kurie labiausiai primena realius matavimo prietaisus, naudojamus laboratorijose. Dauguma MultiSIM9 matavimo prietaisų yra realių prietaisų virtualūs kompiuteriniai variantai.

Parinktos ir toliau modulyje bus naudojamos *DesignSuite Freeware Edition 9* programos.

1.2. Electronics Workbench projektavimo sistemų apžvalga, galimybės.

Jau minėta, kad parinkta ir toliau modulyje bus naudojamos *DesignSuite Freeware Edition 9* programos. Tai kompanijos „A NATIONAL INSTRUMENTS COMPANY“ programos MultiSIM 9, UltiBOARD 9, UltiROUTE 9. Jos sudaro vieną EBW produktų grupę. 1.2.1.pav. matome internetinę informaciją apie EBW produktus ir šią kompaniją. Vartotojas visas šias programas ras puslapyje www.electronicworkbench.com, bendru pavadinimu *DesignSuite Freeware Edition 9*.



1.2.1.pav. Informaciją apie EBW produktus

EWB programos yra dviejų variantų:

- programos, kurios yra skirtos profesionaliems vartotojams.–**Professional**, <http://www.electronicworkbench.com/html/prohom.html>, šiame puslapyje rasite *DesignSuite Freeware Edition 9 software download*, kuris yra laisvai prieinamas ir kompiuteryje jūsų dirbs kompiuteryje 45 dienas po instaliavimo; tai bus programos, kurios pilnai atitinka tikrąsias profesionalias programas;
- programos, kurios yra skirtos mokymui – **Educational**, <http://www.electronicworkbench.com/edu/eduhom.html>. Visos šios versijos turi ribotas galimybes – ribotas naudojimo laikas, ribotas komponentų skaičius, beveik visos „studentiškos“ programos neleidžia išsaugoti apdorotos informacijos.

Reikia pažymėti, jog visos taikomosios programos, ar tai būtų mokomoji programa ar profesionali, yra mokamos. Electronicsworkbench puslapyje galima rasti senesnių **MultiSIM ir UltiBOARD** legalių versijų. Dauguma tai „Demo“ versijos, kurių galimybės ribotos, tačiau yra pilnai veikiančios ir jomis galima atlikti visas EWB modulio užduotis.

Šiuo metu daugumoje įstaigų naudojamos:

- **EWB 5** programos versijos tai labai patogi programa laboratoriniams darbams atlikti, tačiau visai netinka, konstruktorinės dokumentacijos rengimui;
- **MultiSIM 6 ir Uliboard 6**, tai sekanti **EWB5** programos versija, tačiau tai kokybinis ir kiekybinis šuolis; šios programos pilnai pritaikytos dirbti su Windows operacine sistema, o vartotojo interfeisas praktiškai atitinka Microsoft Office interfeisą; šios programos tinka konstruktorinės dokumentacijos rengimui, tačiau dar nusileidžia PCAD ir OrCAD programoms;
- **MultiSIM 7...9, Uliboard 7...9 ir UltiROUTE 7...9** programos ne tik niekuo nenusileidžia PCAD ir OrCAD programoms, tačiau net žymiai pranašesnės už jas, kai vykdomė elektronikos įtaisų elektros principinių schemų modeliavimą – turi virtualius matavimo prietaisus. Programa **Uliboard 9**. galima peržiūrėti suprojektuotų spausdintų plokščių 3D vaizdus, plokštę sukiojant įvairiomis kryptimis.

Studentai gali laisvai pasirinkti programų versiją. Darbas su programų **MultiSIM7...9** versijomis niekuo nesiskiria. Rekomenduočiau **MultiSIM7 Student Demo versiją**, kurią galite rasti puslapyje http://www.electronicworkbench.com/edu/eduprod_cd.html

Trumpai apie programas **MultiSIM 9**, **UltiBOARD 9**, **UltiROUTE 9**. Tai kaip jau minėjau, tai paskutiniai kompanijos „A NATIONAL INSTRUMENTS COMPANY“ produktai. Visos šios programos skaito ankstesnių versijų failus, net ir EWB5, taip pat gali išsaugoti parengtą medžiagą visuose versijose, nuo **5 iki 9**. Deja ankstesnės versijos, kaip ir dauguma kitų programų, neatpažįsta vėlesnių versijų.

Programa **MultiSIM 9** skirta elektronikos įtaisų elektros principinių schemų projektavimui, jų simuliacijai ir analizavimui. Ši programa taip pat gali būti naudojama elektros sandaros schemų projektavimui. Ši programa yra pagrindinė programa, su kuria ir bus dirbama šiame modulyje.

TEMA 2

2. Projektavimas programa MultiSIM 9.

2.1. Vartotojo interfeisas, pagrindinės instrumentų juostos ir jų elementai

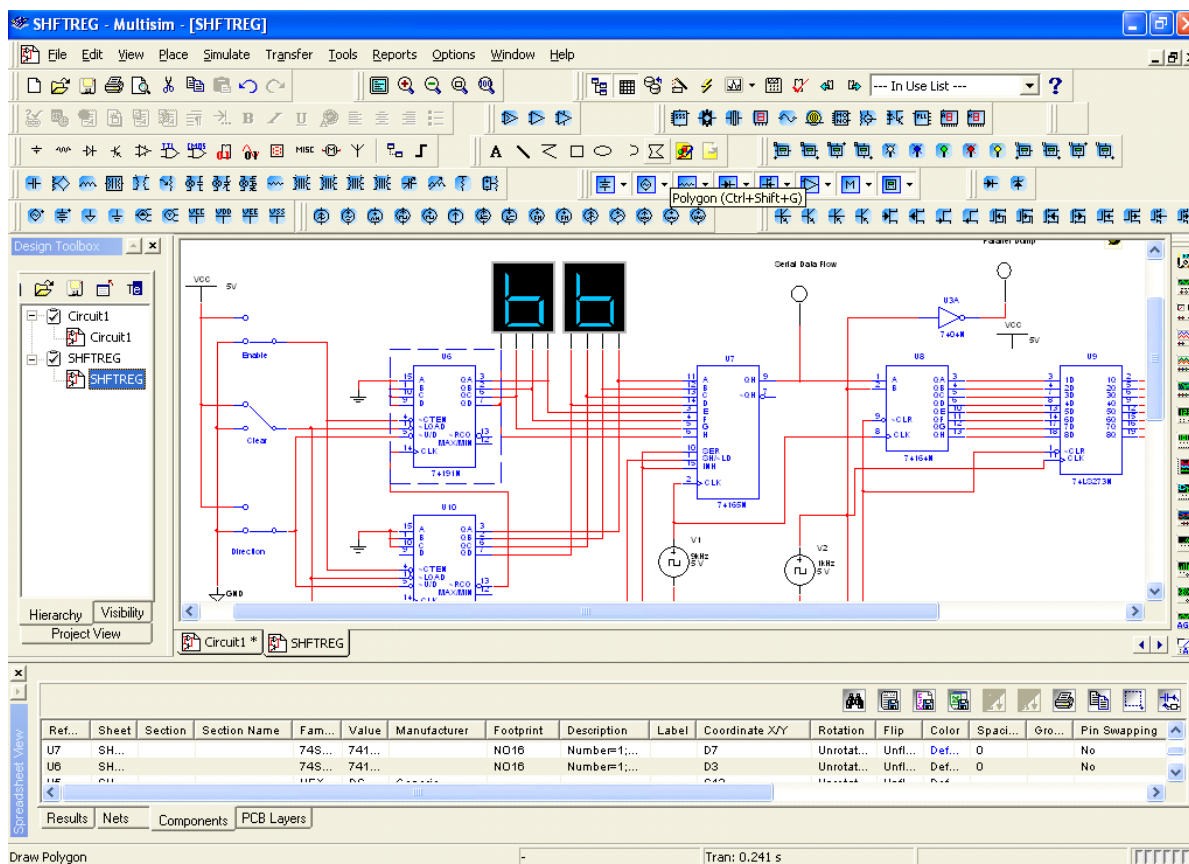
Tikslai:

- *Suprasti programos Multisim9 vartotojo interfeiso, instrumentų juostų sandarą;*
- *Išmokti naudotis Multisim9 vartotojo interfeisu, instrumentų juostų juostomis.*

2.1.1. Vartotojo interfeisas.

Vartotojas, šiuo atveju studentas, dirbęs Windows ir Microsoft Office aplinkose nesunkiai supras darbo metodiką su programa Multisim 9

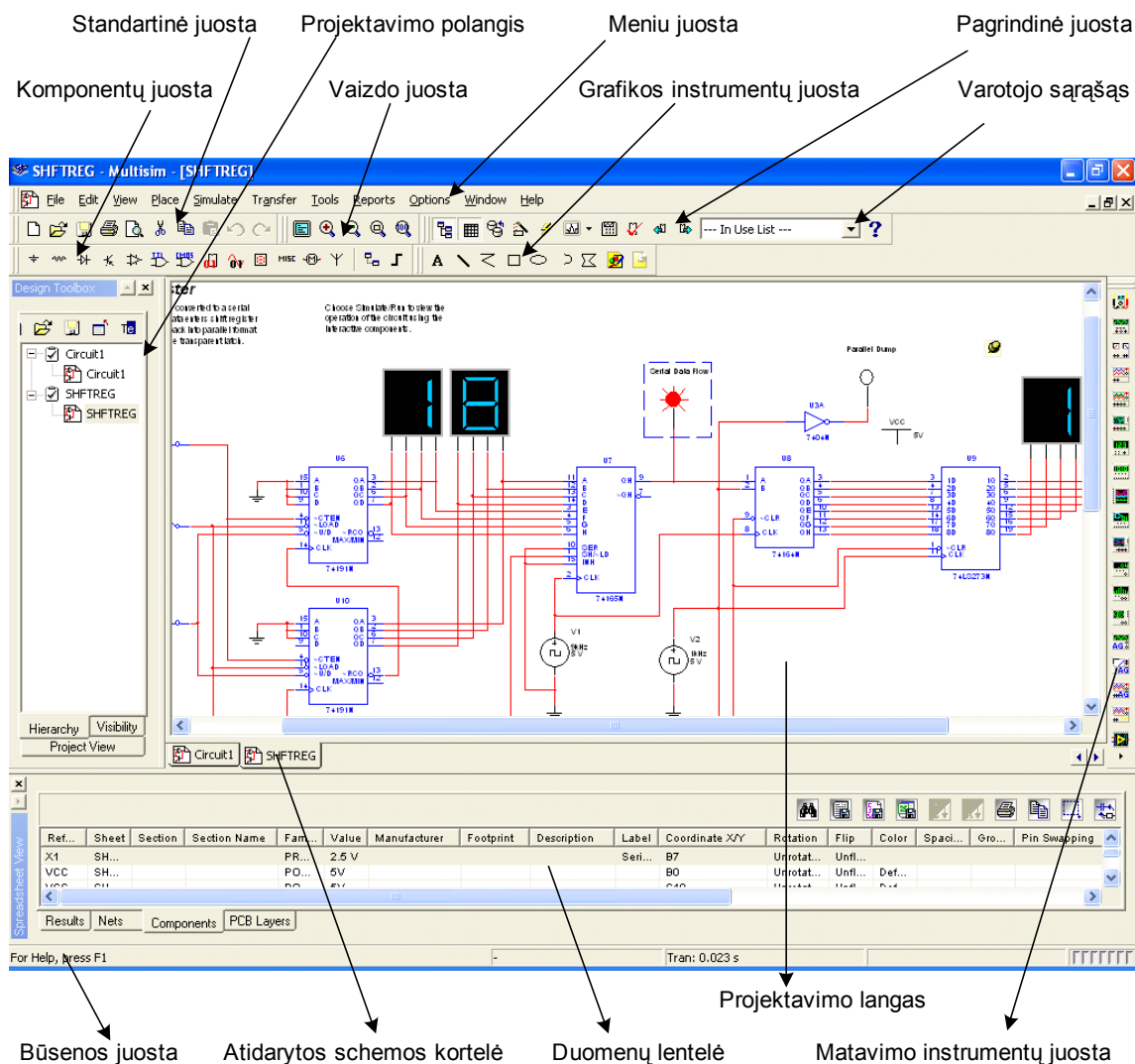
2.1.1.pav.matome perpildytą, tačiau demonstruojantį programos galimybes Multisim 9, langą su visomis atidarytomis instrumentų juostomis ir polangiais. Tokioje aplinkoje ekrane turime beveik visus darbo instrumentus, tačiau darbinio lango praktiškai neliko. Dirbti grafinius darbus tokioje aplinkoje praktiškai įmanoma tik LCD 19“ monitoriuje (arba didesniame) Tai nerealios sąlygos daugumai vartotojų – studentų. Žinant tipines dešinio pelės klavišo (toliau DPK) funkcijas, o taip pat „krentančius meniu“, ekrane turėti tiek daug instrumentų ne būtina.



2.1.1.pav. Perpildytas Multisim 9 langas.

Žinant tipines dešinio pelės klavišo (toliau DPK) funkcijas, o taip pat „krentančius meniu“, ekrane turėti tiek daug instrumentų ne būtina.

2.1.2.pav. matote vartotojo interfaisą, kuris rekomenduojamas programos gamintojo, ir atsidaro pirmą kartą paleidus programą po tipinio instaliavimo.



2.1.2.pav. Multisim 9 vartotojo interfaisas

Neanaluosime visų valdymo instrumentų ir instrumentų juostų atskirai. Tai pakankamai gerai bus galima įsisavinti tolimesniame modulyje studijavime.

Plačiau išanaluosime komponentų ir matavimo instrumentų juostas. Tai juostos, kurios labai aiškiai demonstruoja programos galimybes; gausybę elektronikos komponentų ir puikius matavimo prietaisus.

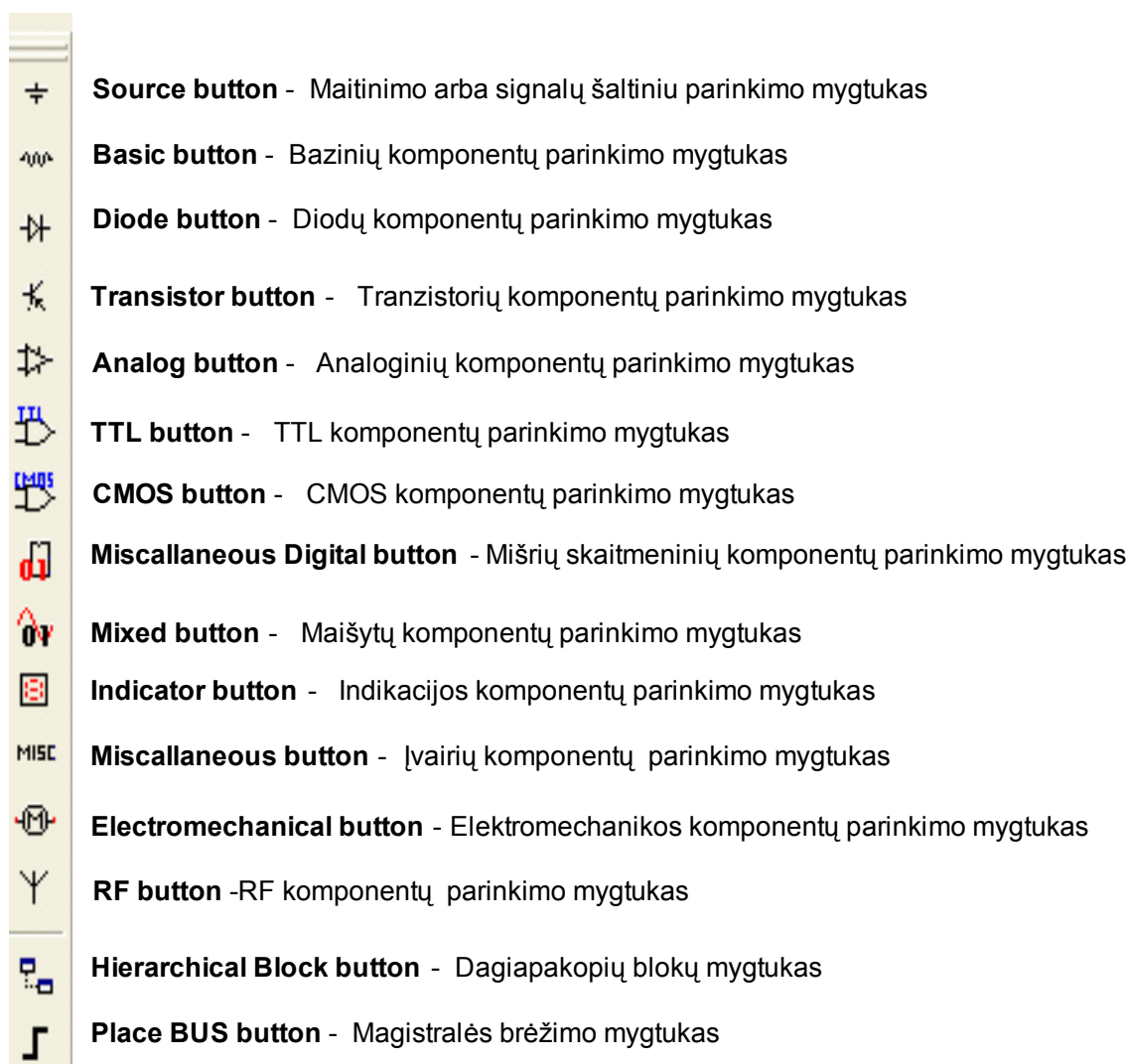
2.1.2. Komponentų juosta, komponentų paieška.

Komponentų juostoje (2.1.3.pav.) rasite visus komponentus reikalingus elektros principinių schemų projektavimui. Praktiškai, naudodami šią juostą, patenkate į komponentų bibliotekas, kurios sujungtos į atskiras grupes.



2.1.3.pav. Komponentų juosta

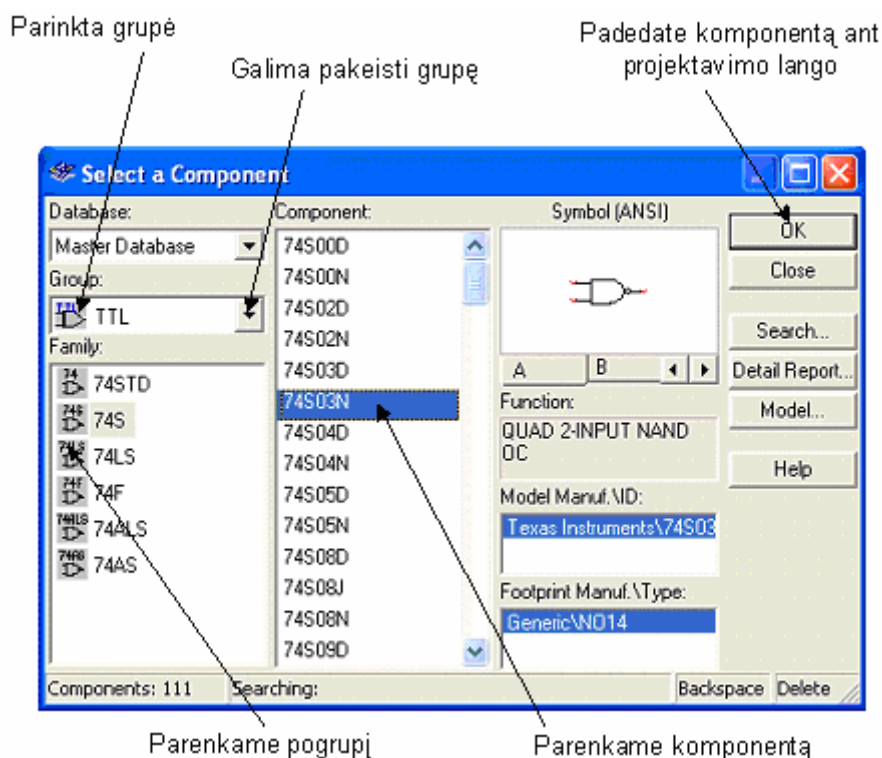
Į bibliotekas patenkate spragtelėję kairiu pelės klavišu (KPK) ant grupės simbolio.



Spragtelėjus KPK ant reikiamos grupės simbolio atsidaro komponentų parinkimo langas 2.1.4.pav.

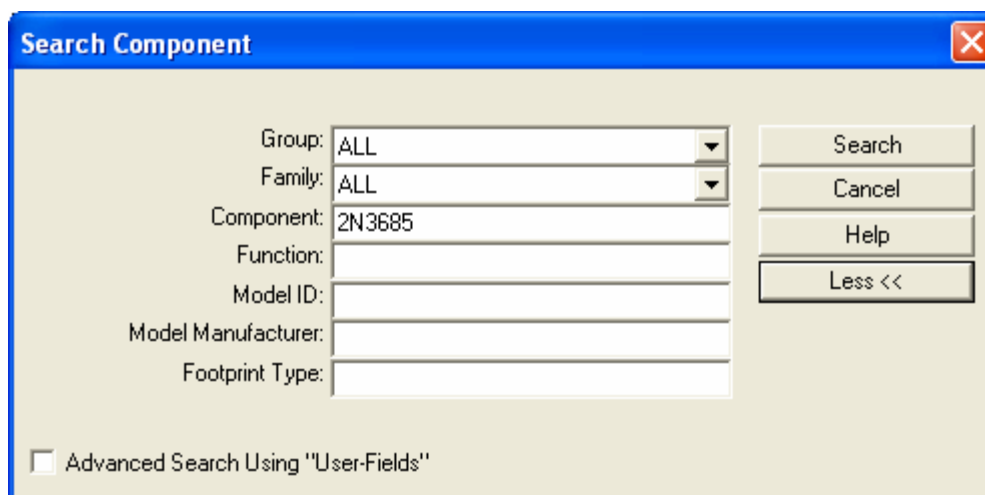
Jei planuojama spausdintosios plokštės gamyba, projektavimo metu būtina pasirinkti komponentus, kurie turi korpusus. Tokie komponentai iš tikrųjų egzistuoja ir juos galima panaudoti gamyboje. Apie korpuso buvimą praneša informacija lange 2.4.pav. **Fotoprint manual\Type.**

Matome, kad parinktas TTL serijos skaitmeninis integrinis grandytas 74S03N, kurio korpusas yra N014 tipo. Reiškia pasirinkimas teisingas.



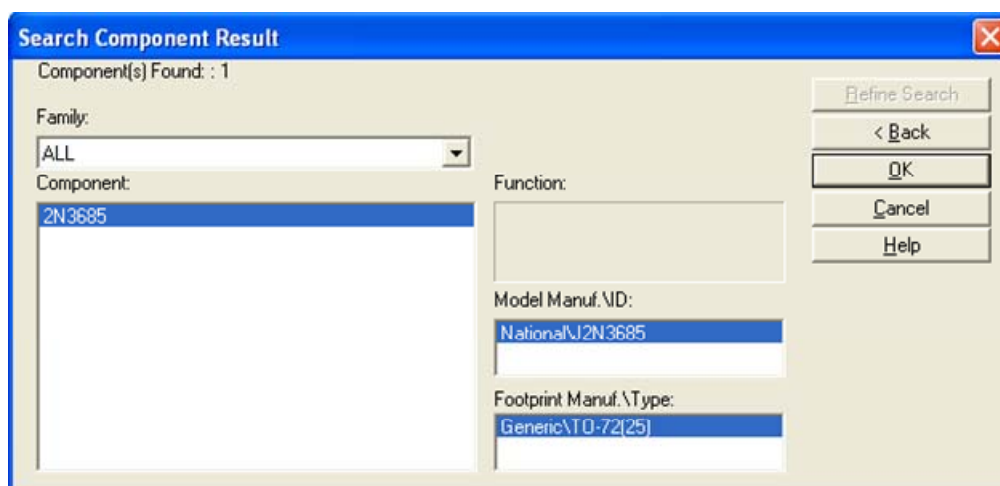
2.1.4.pav. Komponentų parinkimo langas.

Jei nežinome kurioje grupėje galima rasti reikiamą komponentą, tai atsidarome bet kokio komponento parinkimo langą ir spaudžiame mygtuką **Search**. Atsidaro komponentų paieškos langas (2.1.4.pav.). Jei žinome, kad reikia komponento 2N3685, įrašome jo pavadinimą į langelį **Component** ir spaudžiame **Search**.



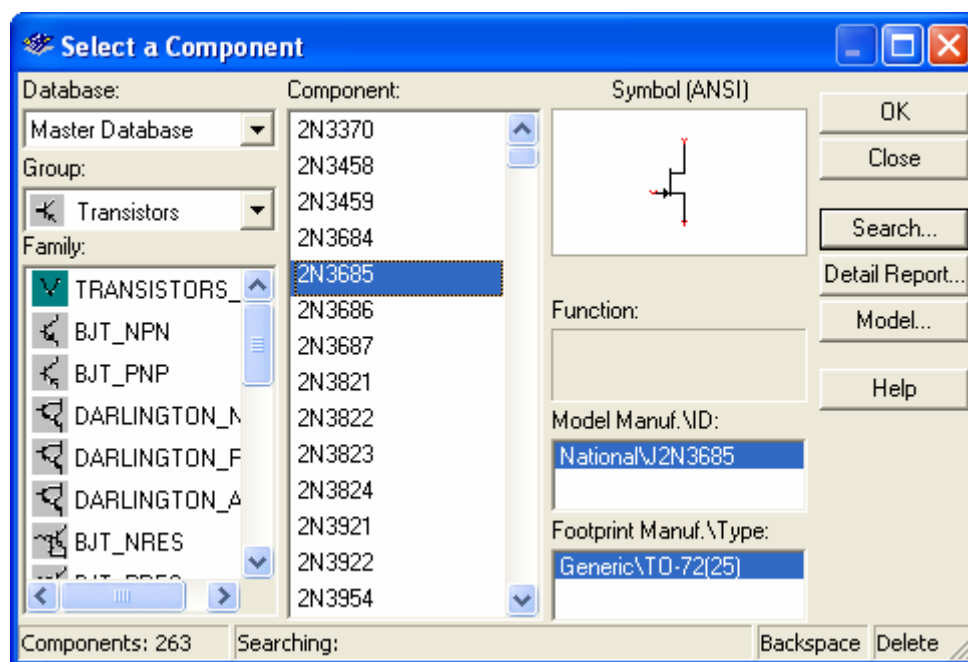
2.1.4.pav. Komponentų paieškos langas.

Atsidaro komponentų parinkimo langas **Search Component Result** (2.1.5.pav.) su paieškos rezultatais Matome, kur rastas vienas komponentas.



2.1.5.pav. Komponento paieškos rezultatai.

Spaudžiame **OK**, ir po paieškos atsidaro naujas (2.1.6.pav.) komponentų parinkimo langas su informacija apie rastą elementą, tai lauko tranzistorius 2N3685, korpuso tipas TO-72(25).



2.1.6.pav. Komponentų parinkimo langas su komponentu 2N3685.

Smulkesnę informaciją apie parinktą komponentą galime sužinoti paspaudę mygtukus (2.6.pav.) **Detail Report...** ir **Model...**

Plačiau ir išsamiau apie komponentus rasite programos Multisim *help* 'uose.



















2.1.3. Matavimo instrumentų juosta, informacija apie matavimo prietaisus..

Matavimo (2.1.7.pav.) instrumentų juostoje rasite matavimo prietaisus reikalingus elektros principinių schemų projektavimui ir simuliacijai.



2.1.7.pav. Matavimo instrumentų juostoje.

Tai nevisi programos Multisim 9 matavimo prietaisai. Be šių matavimo prietaisų dar yra nemažas kiekis paprastesnių matavimo prietaisų, kuriuos galime rasti 2.1.pav. instrumentų juostuose su mėlyvais langeliais.

	Multimeter	Multimetras
	Function Generator	Funkcinis generatorius
	Wattmeter	Vatmetras
	Oscilloscope	Oscilografas
	4 Channel Oscilloscope	4 kanalų oscilografas
	Bode Plotter	Charakteriografas
	Frequency Counter	Dažniamatis
	Word Generator	Žodžių generatorius
	Logic Analyzer	Loginis analizatorius
	Logic Converter	Loginis konverteris
	IV Analyzer	IV analizatorius
	Distortion Analyser	Iškraipymų matuoklis
	Spektrum Analyzer	Spekro analizatorius
	Network Analyzer	Tinklo analizatorius
	Agilent Function Generator	Agilent Funkcinis genetatorius
	Agilent Multimeter	Agilent Multimetras
	Agilent Oscilloscope	Agilent oscilografas
	Tektronix Oscilloscope	Tektronix oscilografas

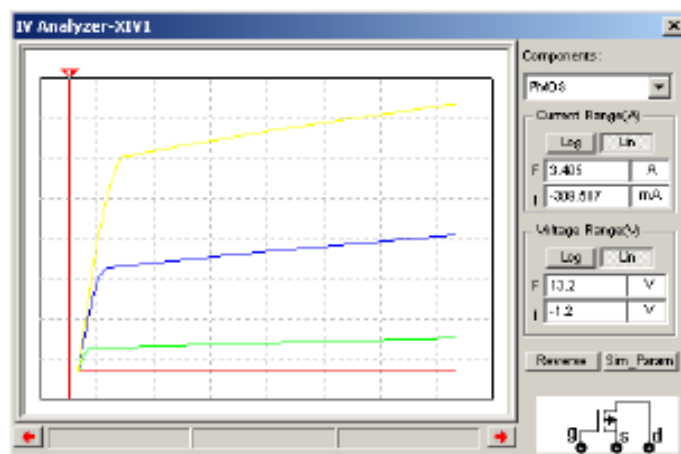
Raudona pažymėti prietaisai yra firmų Agilent ir Tektronix virtualūs analogai, mėlynai pažymėti prietaisai yra gan retai randami simuliacinėse programose todėl apie juos pateiksiu platesnę informaciją.

2.1.8.pav. Pavaizduotas dažniamatis pasirodė Multisim 6 versijoje, jis naudojamas analoginių ir skaitmeninių grandinių simuliacijai.



2.1.8.pav. Dažniamatis.

2.1.9.pav. pavaizduotas IV analizatorius. Jis naudojamas diodų ir tranzistorių charakteristikų matavimui. Gali būti taikomas analoginių įtaisų laboratoriniuose ir praktiniuose darbuose.



2.1.9.pav. IV analizatorius.

2.1.10.pav. pavaizduotas realiai egzistuojančio Agilent firmos *Agilent 33120A Funkcinio Generatoriaus* simuliuotas analogas. Papildomos informacijos apie visus firmos Agilent matavimo prietaisus galite rasti Web puslapyje <http://www.home.agilent.com>



2.1.11.pav. Agilent 33120A Funkcinis Generatorius.

2.1.12.pav. pavaizduotas realiai egzistuojančio Agilent firmos *Agilent 34401A Multimetras* simuliuotas analogas.



2.1.12.pav. Agilent 34401A Multimetras.

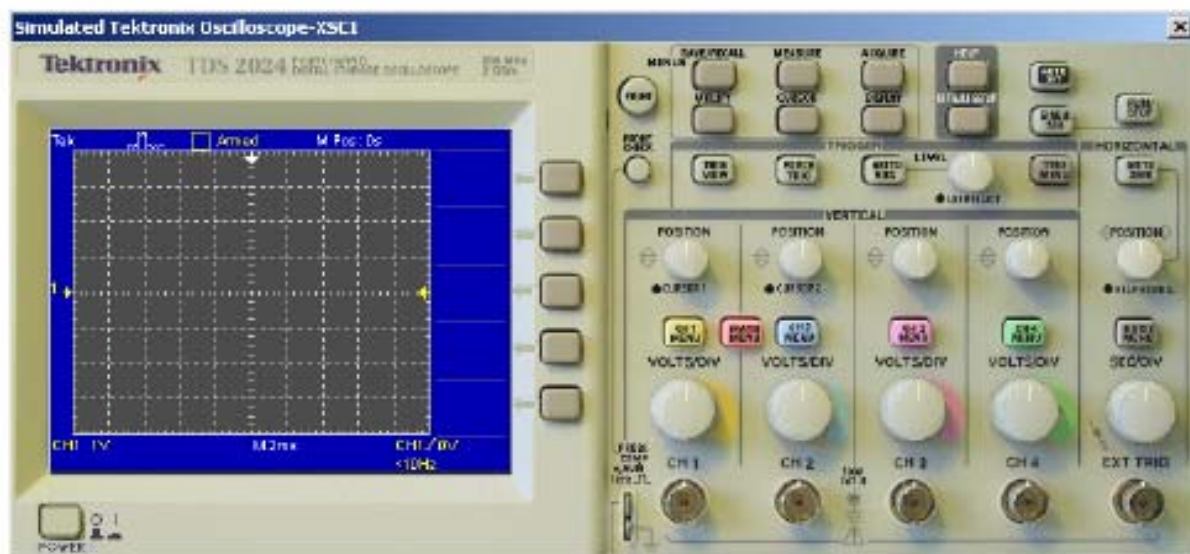
2.1.14.pav. pavaizduotas realiai egzistuojančio Agilent firmos *Agilent 24622D Osciloskope* simuliuotas analogas. Šis oscilografas turi 4 analoginius ir 16 skaitmeninių įėjimų.



2.1.13.pav. *Agilent 24622D Osciloskope* simuliuotas analogas.

2.1.14.pav. pavaizduotas realiai egzistuojančio Tektronix firmos *Tektronix TDS 2024* simuliuotas analogas. Tai 4 kanalų, 200 MHz oscilografas.

Papildomos informacijos apie visus firmos Tektronix matavimo prietaisus galite rasti Web puslapyje <http://www.tektronix.com/>



2.1.14.pav. Tektronix firmos Tektronix TDS 2024 oscilografas.

Su keletu kitų prietaisų susipažinsite šio modulio sekančiuose teoriniuose skyriuose ir atlikdami pratybas.

Papildomos informacijos apie visus programos Multisim 9 matavimo prietaisus galite rasti programos *help* 'uose.

TEMA 3

2.2. Schemų projektavimas ir simulavimas .

2.2.1. Projekto lapo paruošimas.

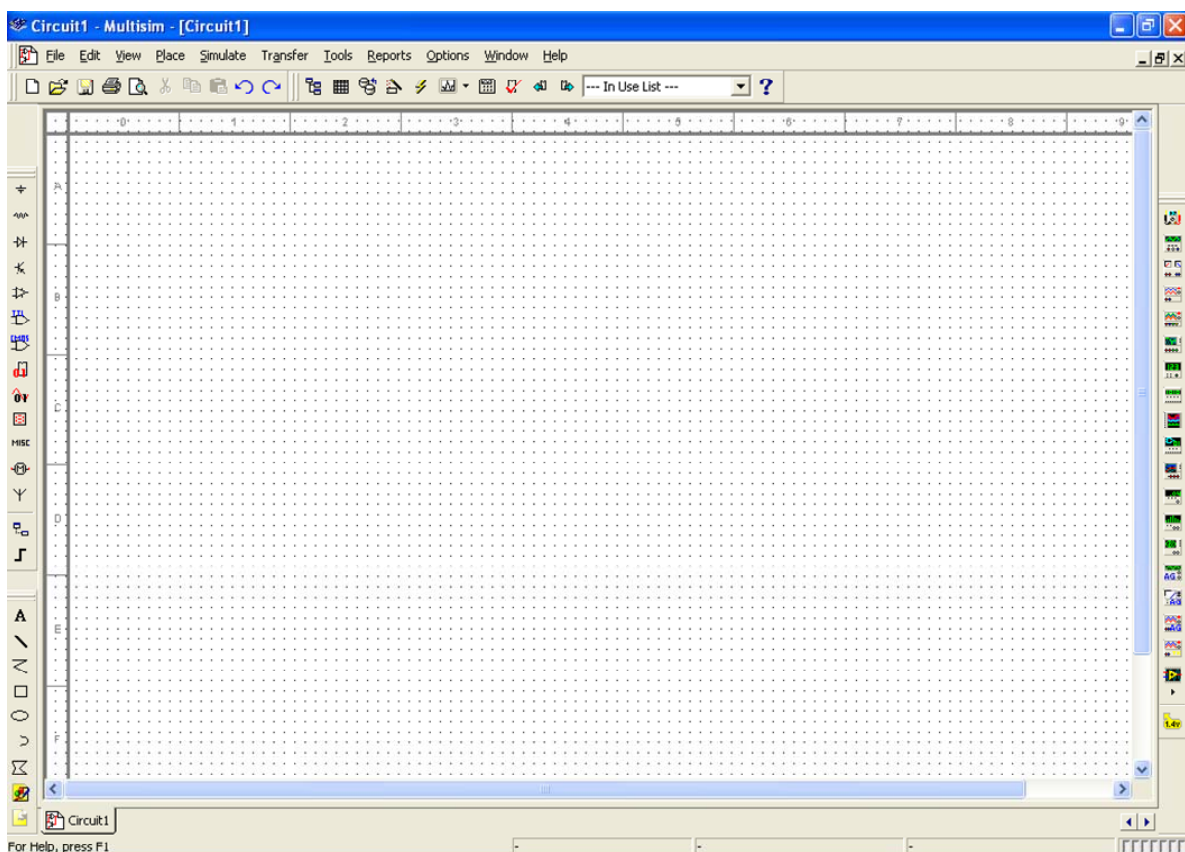
Tikslai: *Išmokti paruošti brėžinio lapą projektavimui programoje Multisim9.*

Pirmą kartą atidarius Multisim programą atidaromas projektavimo langas pavadinimu „Circuit“. Norėdami išsaugoti naują failą nurodome File/Save As, kaip ir bet kuriame ir atidaromas standartinis Windows Save dialogo langas.

Ne visos, šiame skyriuje atliekamos operacijos yra nebūtinai elektros principinių schemų projektavimo eigoje. Tai tik rekomendacijos padedančios įsisavinti medžiagą ir paruošti kokybišką dokumentaciją.

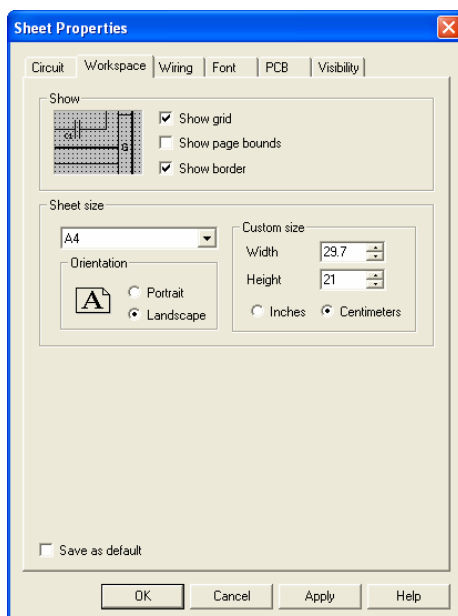
Prieš pradėdami darbą turime paruošti brėžinio lapą projektavimo darbams. Ekraną kairėje pusėje patalpiname *Komponentų ir Grafikos instrumentų juostas*.

Taip šias juostas rekomenduojama išdėstyti daugelyje programų. Uždarome *Duomenų lentelę ir Projektavimo polangį*. Tai leidžia optimaliau išnaudoti *Projektavimo lango* plotą (2.2.1.pav.)



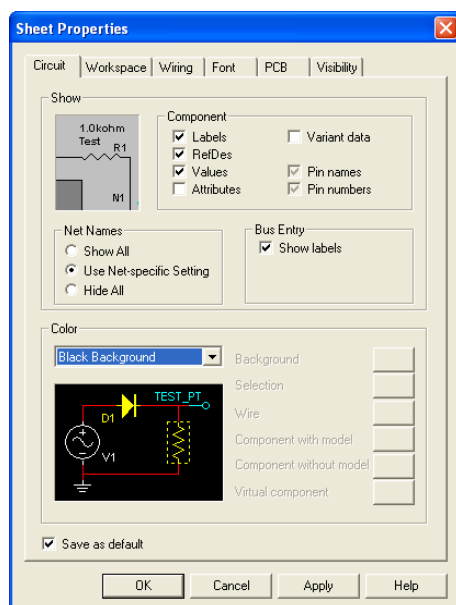
2.2.1.pav. Pirminis darbo lango paruošimas.

Pasirenkame A4 horizontalų (Landscape) formato lapą. Vykdomė Komandas **Options/Sheet Properties...** ir atidarome langą (2.2.2 pav.) **Sheet Properties**. Atliekame lange matomus nustatymus (A4, Landscape, Centimeters) ir vykdomė komandą **OK**.



2.2.2.pav. Lapo formato nustatymas.

Jeigu norime pasirinkti kitas projektavimo lango ir komponentų bei laidų spalvas vykdome komandas **Options/Sheet Properties.../Circuit** ir langelyje **Color** pasirenkame norimas spalvų grupes (2.2.3 pav.). Paveikslėlyje parinkta *Black Background* spalvų grupė. Pagal nutylėjimą buvo parinkta spalvų grupė *White Background*, tokį parinkimą ir rekomenduočiau palikti. Spalvų grupės parinkimą efektyviausia išbandyti, kai *Projektavimo lange* turime kokia nors schemą. Tai ir rekomenduočiau atlikti vykdant praktinius darbus.

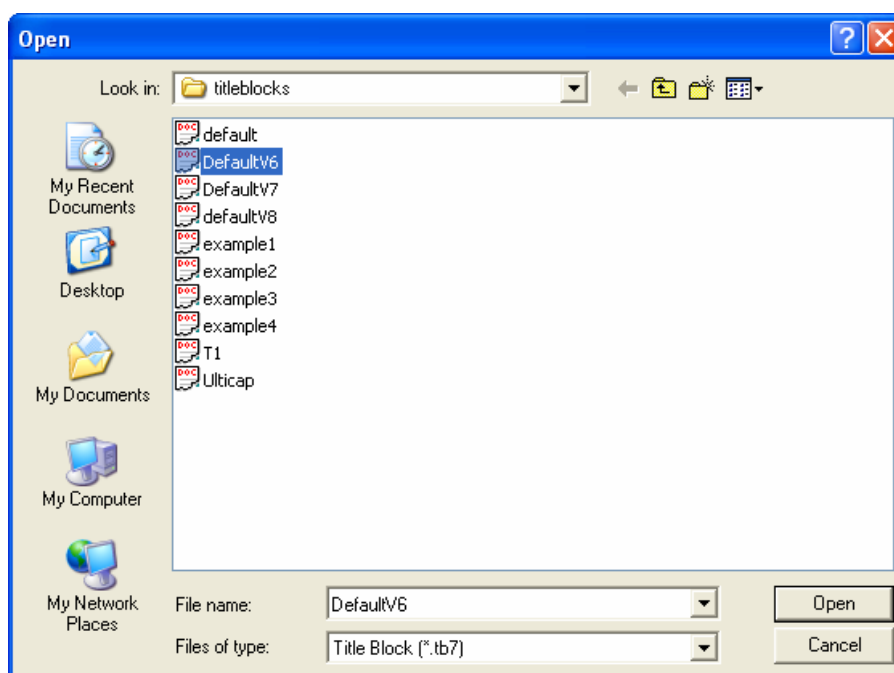


2.2.3. pav. Spalvų grupės parinkimas.

Atlikdami darbus nepamirškite komandos **Save As...**Tai apsaugos Jus nuo bereikalingų problemų ir nesugadins darbinės nuotaikos.

Sekančiame etape patalpinsime ir užpildysime antraštinę (kampinę) lentelę.

Vykdome komandas **Place/Title Block...** Atsidaro langas **Open** (2.2.3 pav.). Šiame lange galime pasirinkti įvairias lenteles. Siūlau pasirinkti **DefaultV6.tb7**. Vykdome komandą **Open**. Atsidaro pagrindinis langas – padedame lentelę bet kurioje vietoje ir ją pažymime.



2.2.3 pav. Antraštinės lentelės parinkimas

Vykdykite komandas **Edit/Title Block Position/ Bottom right**. Po šių komandų antraštinė lentelė patalpinama apatiniame dešiniajame brėžinio kampe. Du kartus spragtelkite ant lentelės – atsidaro antraštinės lentelės pildymo langas **Title Block** (2.2.4 pav.).

Užpildome lentelę, kaip parodyta 2.2.4 pav. ir vykdykite komandą **OK**. Jei nepildome langų **Date, Sheet** – pagal nutylėjimą užrašoma einamoji diena ir nustatomas vienas lapas.

2.2.4 pav. Antraštinės lentelės pildymo langas **Title Block**.

Išsaugote darbą, failo pavadinimas – **Skaitiklis_sandaros schema**. Šio darbas bus panaudotas projektuojant sandaros ir elektros principines schemas.

Brėžinio lapą su paruošta lentele matote 2.2.6. pav. Šiame brėžinyje taip pat pavaizduota impulsų skaitiklio sandaros schema, kurią projektuosite 2.2.2. skyriuje.

Jei norite pakeisti arba sukurti naują antraštinę lentelę, spragtelkite dešiniu pelės klavišu ant lentelės. Atsidarys langas, kuriame galėsite įvesti norimus pakeitimus.

2.2.2. Sandaros schemos projektavimas.

Tikslai: *Išmokti sudaryti sandaros schemą programoje Multisim9, naudojant grafikos instrumentų juostą.*

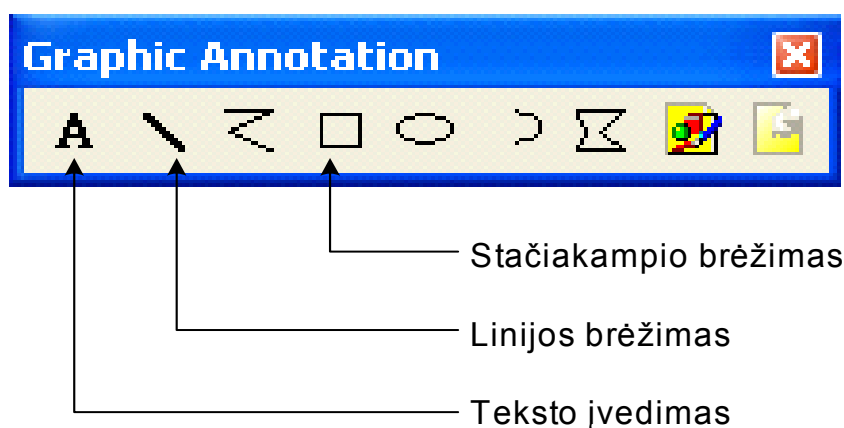
Naudodami Multisim programą projektuosime du **Impulsų skaitiklio** brėžinius:

- **Impulsų skaitiklio** sandaros schemą;
- **Impulsų skaitiklio** elektros principinę schemą.

Atlikdami impulsų skaitiklio schemos simuliaciją, elektros principinę schemą papildysime matavimo prietaisu – oscilografu.

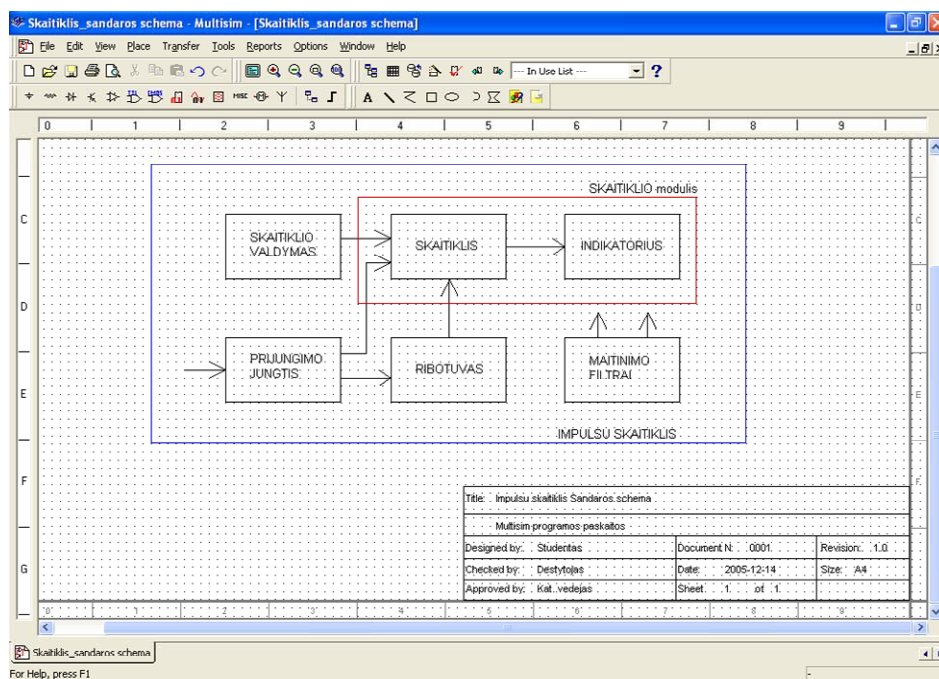
Sandaros schema yra pirmasis brėžinys elektronikos įtaiso konstruktorinėje dokumentacijoje. Atidarykite failą **Skaitiklis_sandaros schema**, kurį paruošėme 2.2.1 skyriuje.

Sandaros schemos sudarymui panaudosime (2.2.5. pav.) **Grafikos instrumentų juostą**



2.2.5. pav. Grafikos instrumentų juostą

Grafikos instrumentų juostoje naudoti tik nurodytus instrumentus. Kiekvieno objekto piešimui, instrumentą reikia jungti iš naujo. Naudokite skirtingų spalvų linijas. Naudokite **Copy/Paste** komandas. Sandaros schema, kurią reikia nupiešti, parodyta 2.2.6. pav. Išsaugokite šį darbą tuo pačiu pavadinimu - **Skaitiklis_sandaros schema**.



2.2.6. pav. Impulsų skaitiklis. Santaros schema.

TEMA 4

2.2.3. Elektros principinės schemos projektavimas.

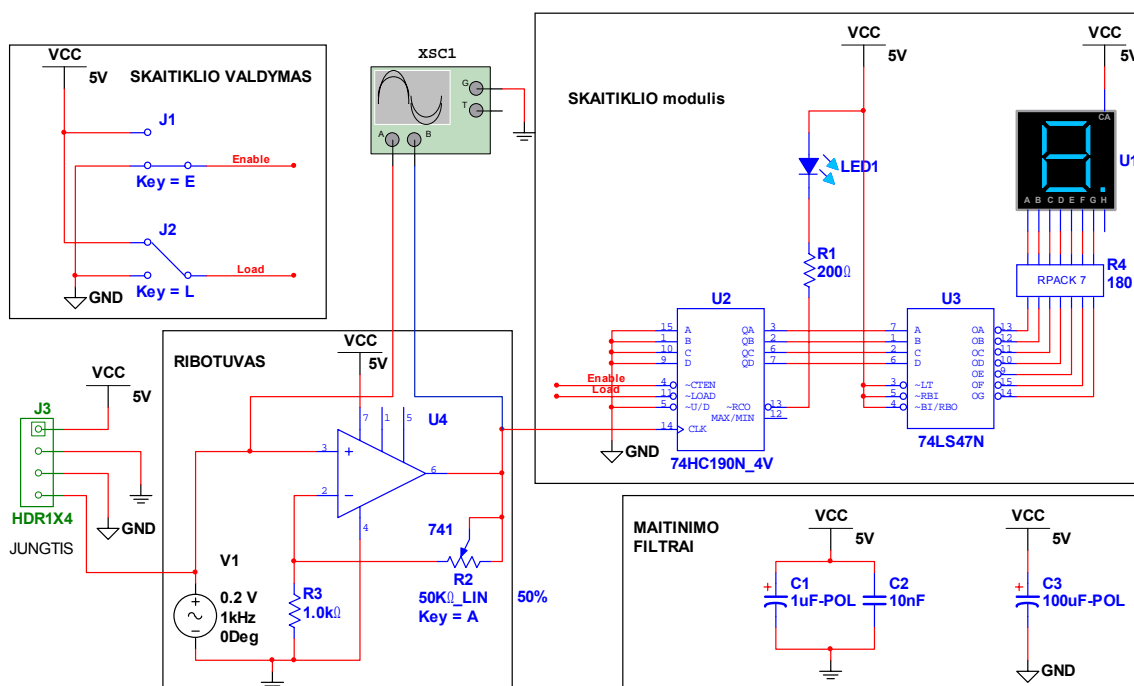
Tikslai: *Išmokti projektuoti elektros principines schemas programoje Multisim9.*

2.2.3.1. Pasiruošimas projektavimui.

Elektros principinė schema yra vienas svarbiausių brėžinių elektronikos įtaiso konstruktorinėje dokumentacijoje. Naudojami šio brėžinio duomenis projektuojama likusi konstruktorinė dokumentacija.

Būtinai elektros principinė schemos priedas yra elementų sąrašas. Šioje programoje, taip pat ir kitose anglų kalboje paruoštose programose jis vadinamas **Bill of Materials**. Šį dokumentą taip pat išmoksime paruošti. Tai dokumentas, kuris gali neatitikti konkrečios mokymo įstaigos reikalavimų, bet gali būti naudojamas analogiškų dokumentų ruošimui.

Impulsų skaitiklio elektros principinė schema, kurią turime projektuoti ir simuliuoti pavaizduota 2.2.7. pav. Tai yra tobulas veikiantis projektuojamos schemos eskizas. Realiomis sąlygomis ne visuomet turime tokį eskizą. Tuomet projektavimo eigoje ir kuriame, ir simuliuojame schemą tol, kol pasiekiamo reikiamą rezultatą.



2.2.7. pav. Impulsų skaitiklio elektros principinės schemos eskizas.

Atidarykite failą **Skaitiklis_sandaros schema**, kuri paruošėme 2.2.2 skyriuje.

Šis brėžinys gali būti naudojamas, kaip šablonas kitiems brėžiniams projektuoti, jei jie projektuojami A4 formate.

Pakeiskite pavadinimą antraštinėje lentelėje, naujas pavadinimas - **Impulsų skaitiklis. Elektros principinė schema**.

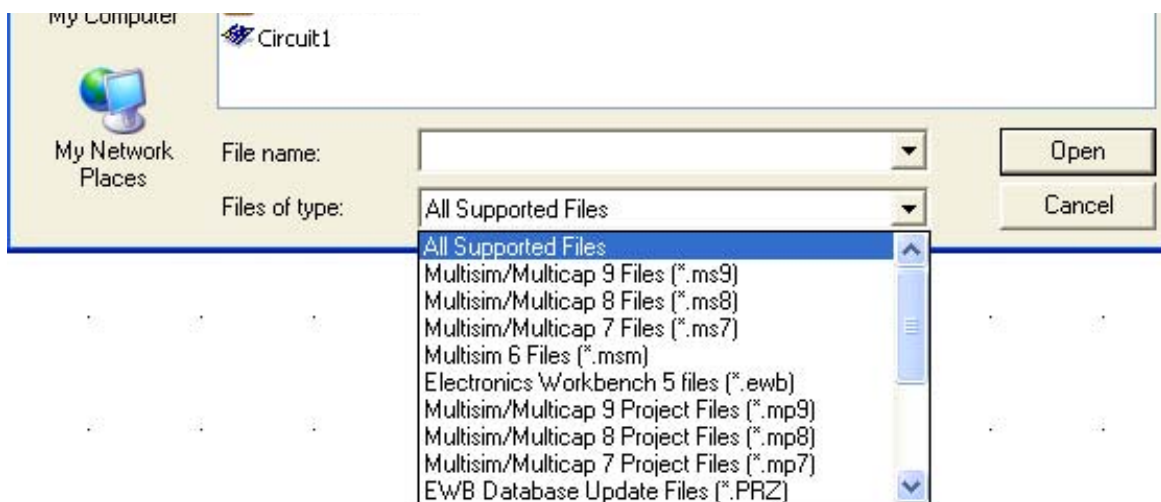
Nutrinkite turimą sandaros schemą. Galima nutrinti ir antraštinę lentelę, kuri būtina tik realiame projektavimo procese. Dabar ji tiesiog mažina projektavimo lango erdvę. Paruošę projektavimo langą, galite pradėti projektuoti naują dokumentą, šiuo atveju elektros principinę schemą.

Išsaugokite šį failą pavadinimu - **Skaitiklis_elektros principinė schema**.

Jei reikia peržiūrėti ar įvesti pakeitimus ankstesnių Multisim versijų failus, tai atidarome **Open** dialogo langą ir pažymėję juostoje **Files of tipe** (2.2.8. pav.), reikiamo išplėtimo failą, jį atidarome.

Atidarymo metu programa konvertuoja parinktą failą į „ms9“ formato failą.

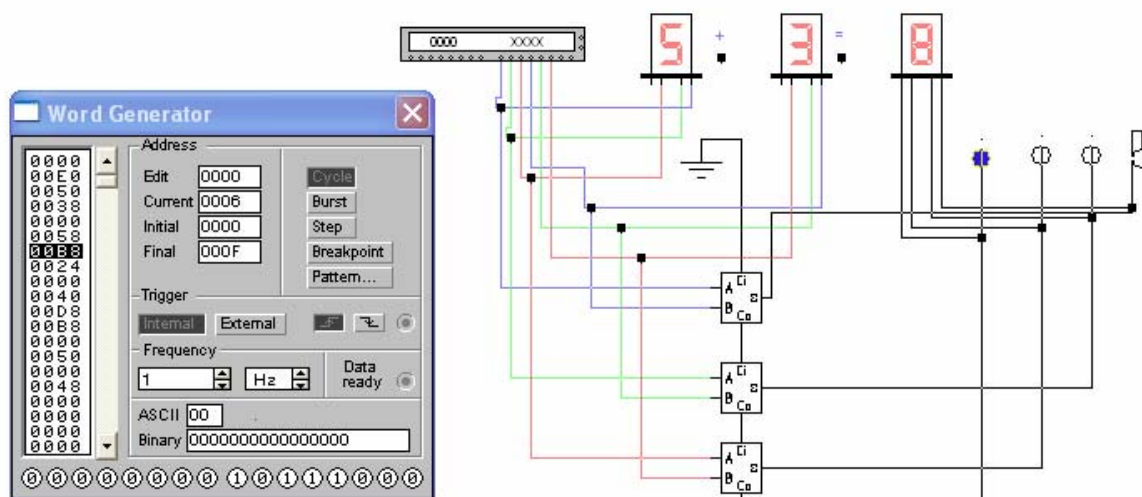
Analogiškai galime išsaugoti failus reikiame formate.



. Juosta **Files of tipe Open** dialogo lange.

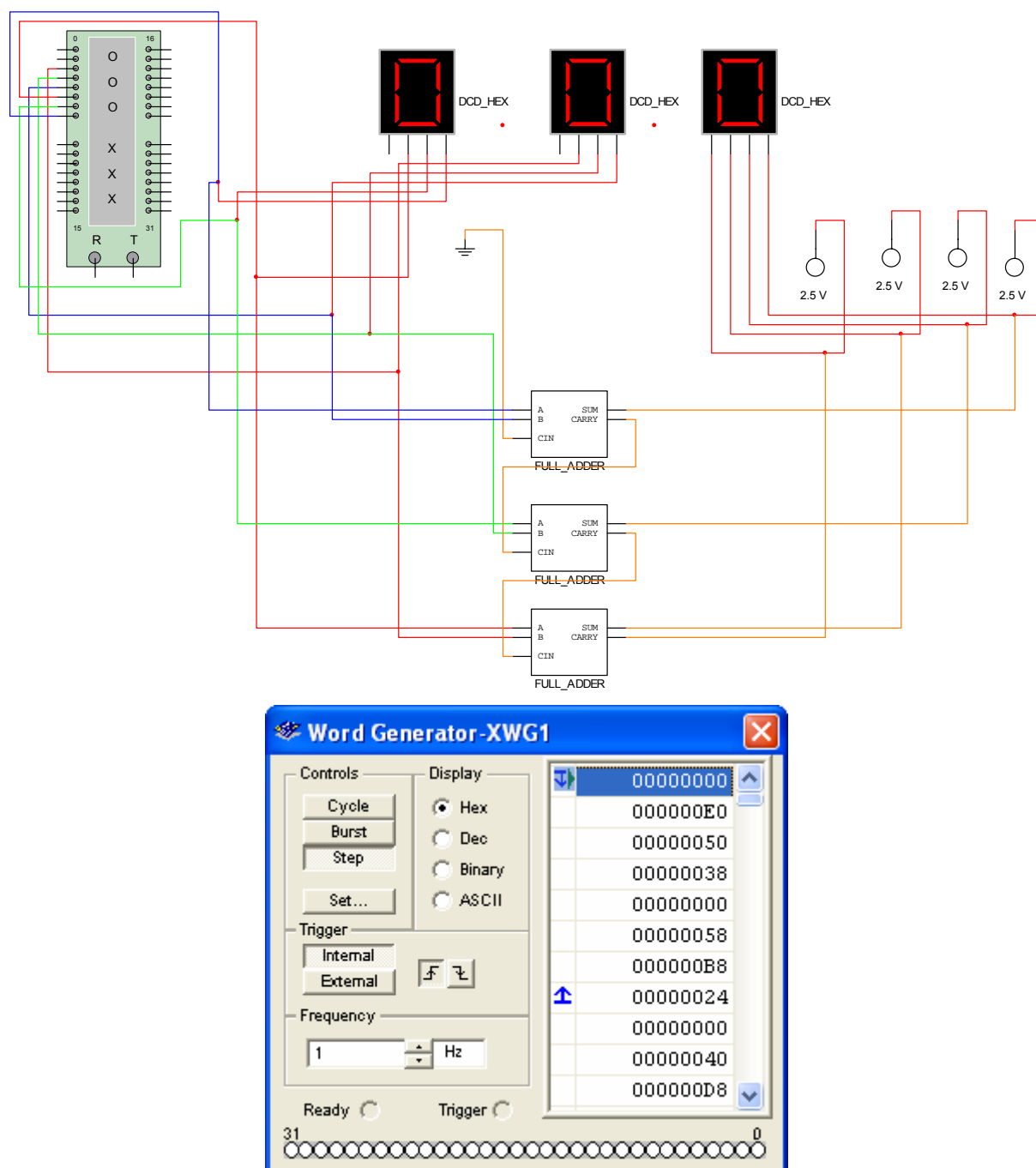
Matome, kad galime atidaryti ir plačiai paplitusios EWB 5 versijos failus. Tačiau ne visus konvertuotus senesnių versijų failus pavyksta simuliuoti.

2.2.9.pav. Pavaizduotas sumatorius programoje EWB 5



2.2.9.pav. Sumatorius EWB 5 programoje.

2.2.10.pav. Pavaizduotas sumatorius sukurtas programoje EWB 5 ir atidarytas Multisim programoje.



2.2.9.pav. Sumatorius Multisim programoje

Matome, kad schemos sujungimai nepakito, tačiau kitaip atrodo komponentai ir Žodžių generatorius. Šio sumatoriaus veikimo simuliuoti nepavyko.

2.2.3.1. Komponentų perkėlimas į projektavimo langą.

Projektavimą atliekame faile - **Skaitiklis_elektros principinė schema.**

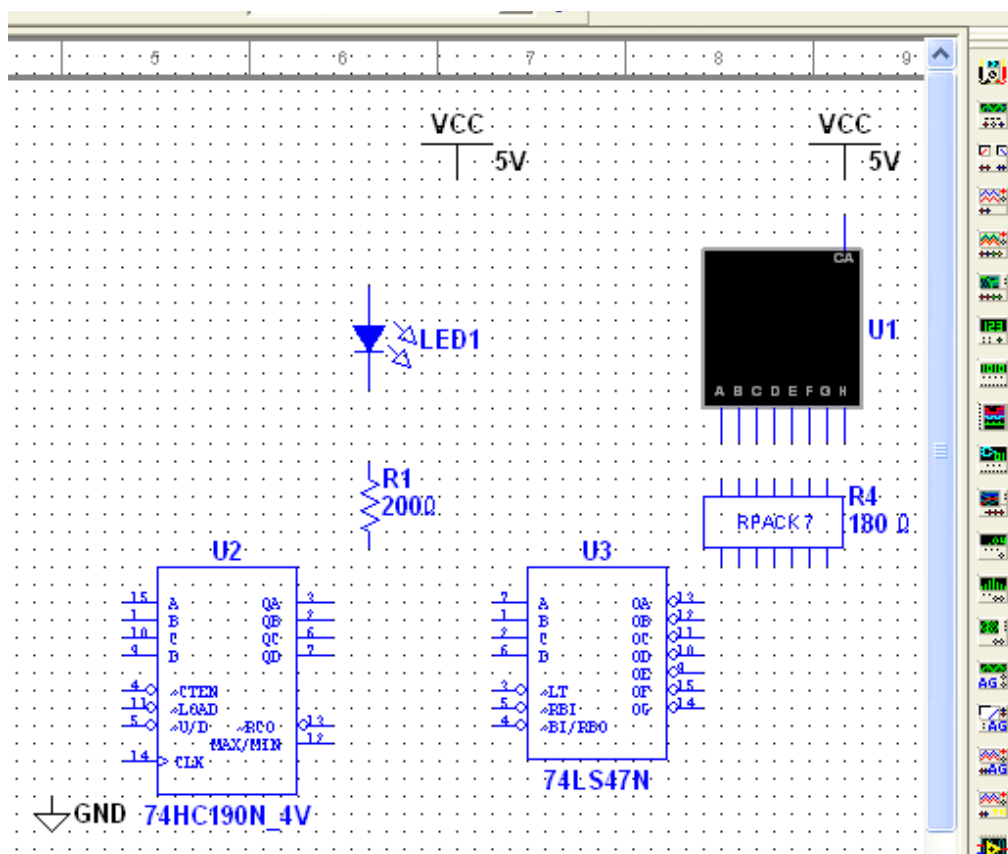
Komponentų perkėlimo eilė laisvai pasirenkama, tačiau reikia atkreipti dėmesį į tai, kad komponentų numeravimas turi būti iš viršaus į apačią ir iš kairės į dešinę. Tačiau tai gana sunku įvykdyti tolimesnio projektavimo metu. Todėl pradžioje schemos komponentai dažniausiai išdėstomi ta tvarka, kuri projektuotojo nuomone atrodo patogiausia. Baigus projektavimą elementai numeruojami iš naujo. Taip netvarkingai išdėstyti elementai ir eskize, pavaizduotame 2.2.7. pav.

Skaitiklio modulio komponentų išdėstymas.

Išdėstykite skaitiklio modulio komponentus, kaip pavaizduota 2.2.9.pav. Pasistenkite išdėstyti komponentus ta pačia tvarka ir toje pat vietoje, kaip parodyta paveikslėlyje. Tai palengvins tolimesnius projektavimo darbus.

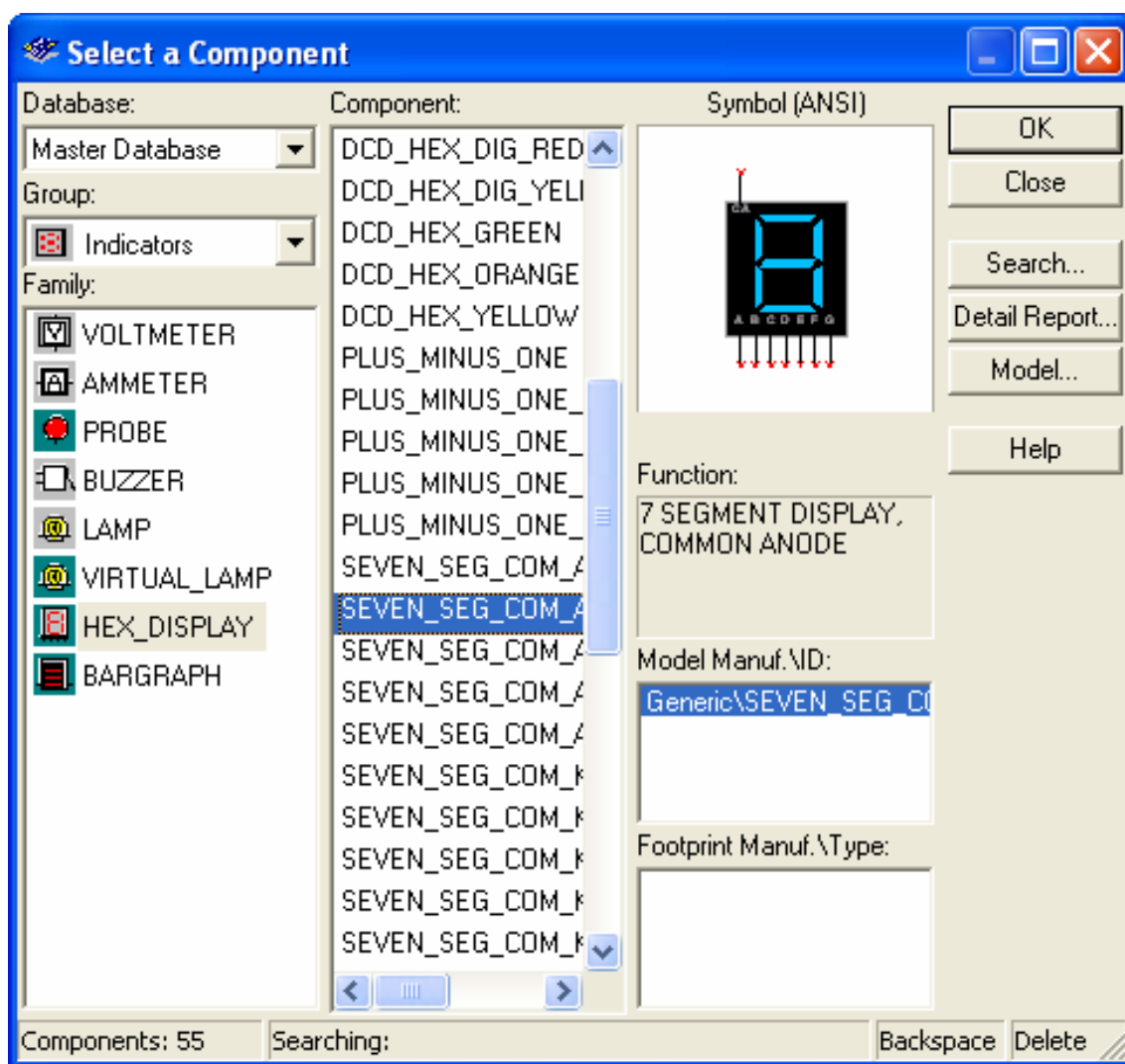
Rekomenduojamos išdėstymo tvarkos stenkitės laikytis ir išdėstydami kitų skaitiklio blokų komponentus.

Rekomendacijų nebūtina laikytis. Išdėsčius komponentus kita tvarka schemos veikimas nepasikeis, jei elektriniai sujungimai bus atlikti teisingai. Rekomenduojama tvarka pageidautina, kol vartotojas neturi pakankamai darbo įgūdžių su programa Multisim.



2.2.9.pav. Skaitiklio modulio komponentų išdėstymas.

Projektavimą pradėkime 7 segmentų indikatoriaus radimu komponentų bibliotekose. Spragtelėjus KPK ant **Place Indicator Button** grupės simbolio komponentų parinkimo juostoje atsidaro komponentų parinkimo langas 2.2.10.pav.



2.2.10.pav. Komponentų parinkimo langas.

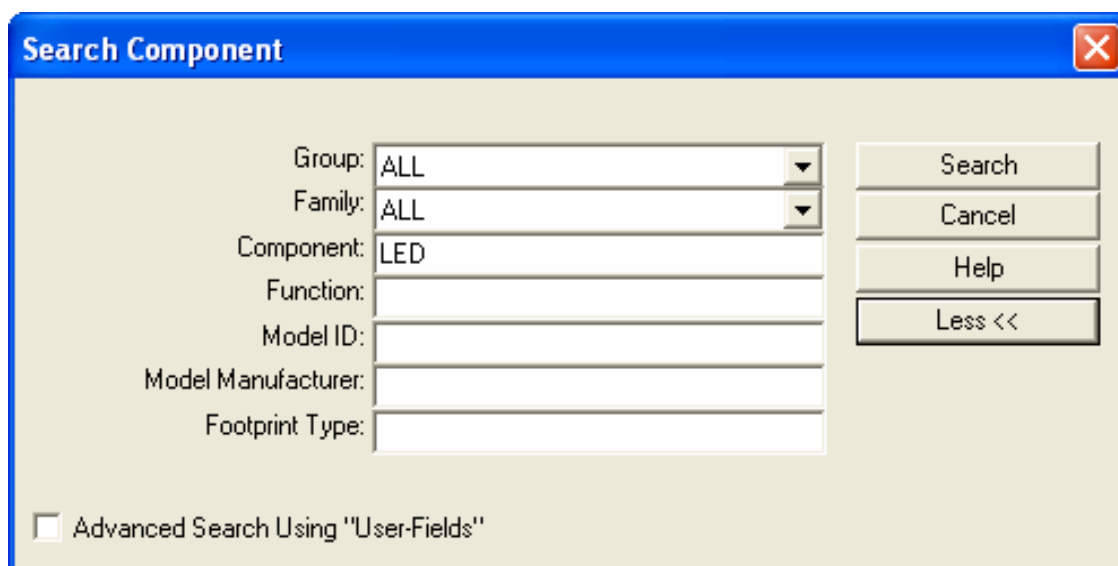
Atidarytame komponentų parinkimo lange (2.2.10.pav.) vykdome komandas **HEX_DISPLAY/SEVEN_SEG_COM_A_BLUE/OK**. Po šių komandų komponentu parinkimo langas uždaro ir projektavimo lango matome prie kursoriaus „prilipusį“ pasirinktą komponentą. Perneškite komponentą į reikiamą vietą ir spragtelkite pele. Komponentas padedamas į pasirinktą vietą ir vėl automatiškai atidaromas komponentų parinkimo langas.

Nebūtina iš karto dėti komponentus į parinktą vietą, juos galime padėti bet kur ir po to pele pernešti ten, kur norime ar reikia.

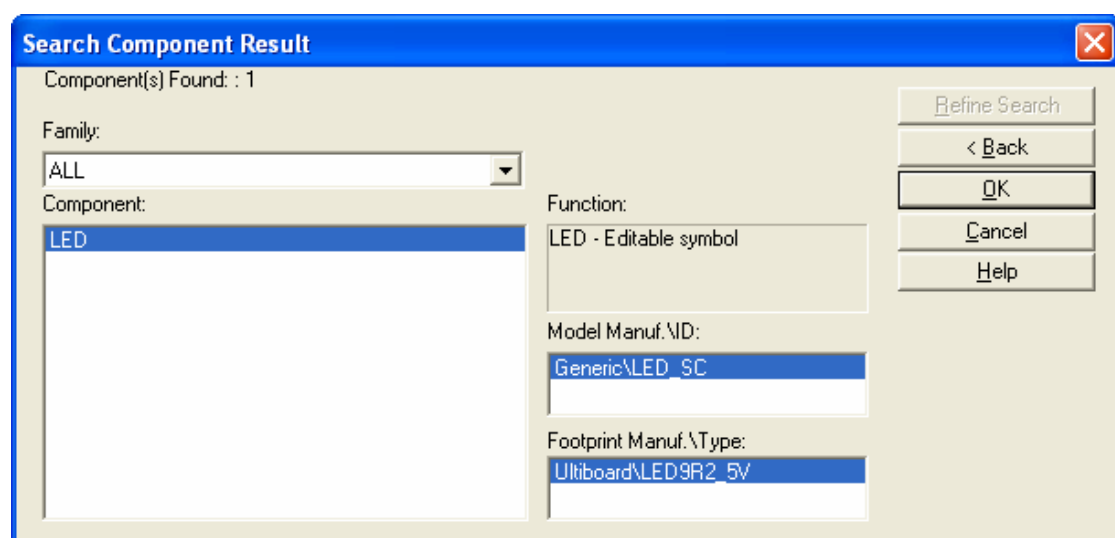
Kitus skaitiklio modulio komponentus randame ir padedame vykdydami analogiškas komandas. Reikalingus komponentus randame šiose komponentų grupėse:

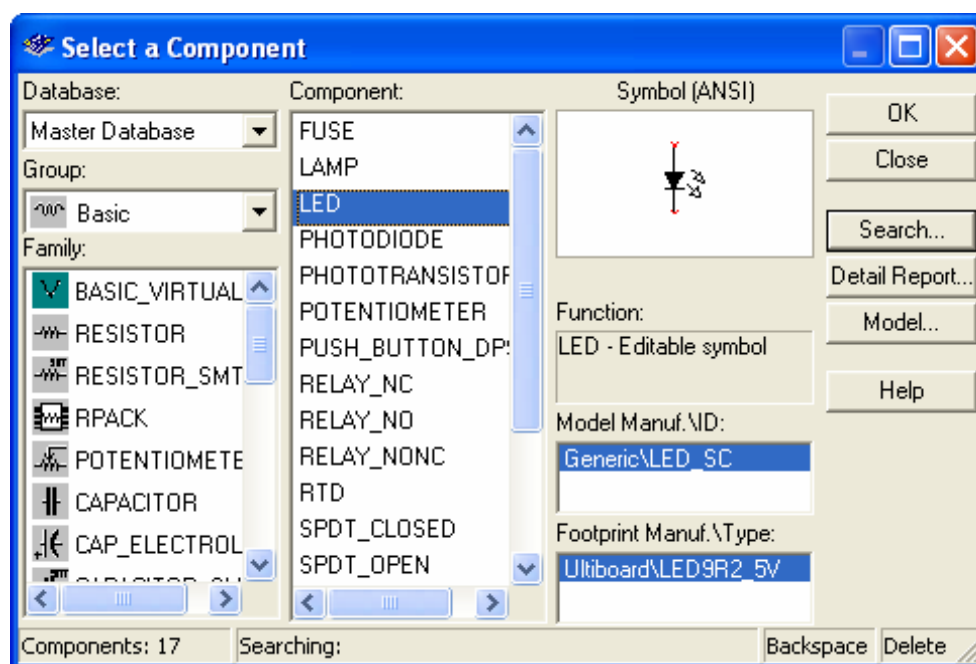
- U2– **CMOS/74HC_4V**
- U3 –**TTL/74LS**
- R1 – **Basic/RESISTOR**
- R4 – **RPACK**
- VCC ir GND – **SOURCES**
- LED1 - šį komponentą rasime pasinaudoję komponentų paieška.

- Jei nežinome kurioje grupėje galima rasti reikiamą komponentą, tai komponento parinkimo lange spaudžiame mygtuką **Search**. Atsidaro komponentų paieškos langas (2.2.11.pav.). Jei žinome, kad reikia komponento LED, įrašome jo pavadinimą į langelį **Component** ir spaudžiame **Search**. Atsidaro langas, kurį matome 2.2.11.pav., spaudžiame **Search**, atsidaro langas su paieškos rezultatais (2.2.12.pav.), spaudžiame **OK**. Atsidaro langas su rastu komponentu **LED** (2.2.13.pav.). Taip galime rasti visus reikiamus komponentus.



2.2.11.pav. Komponentų paieškos langas.

2.2.12.pav. Langas su **LED** paieškos rezultatais.

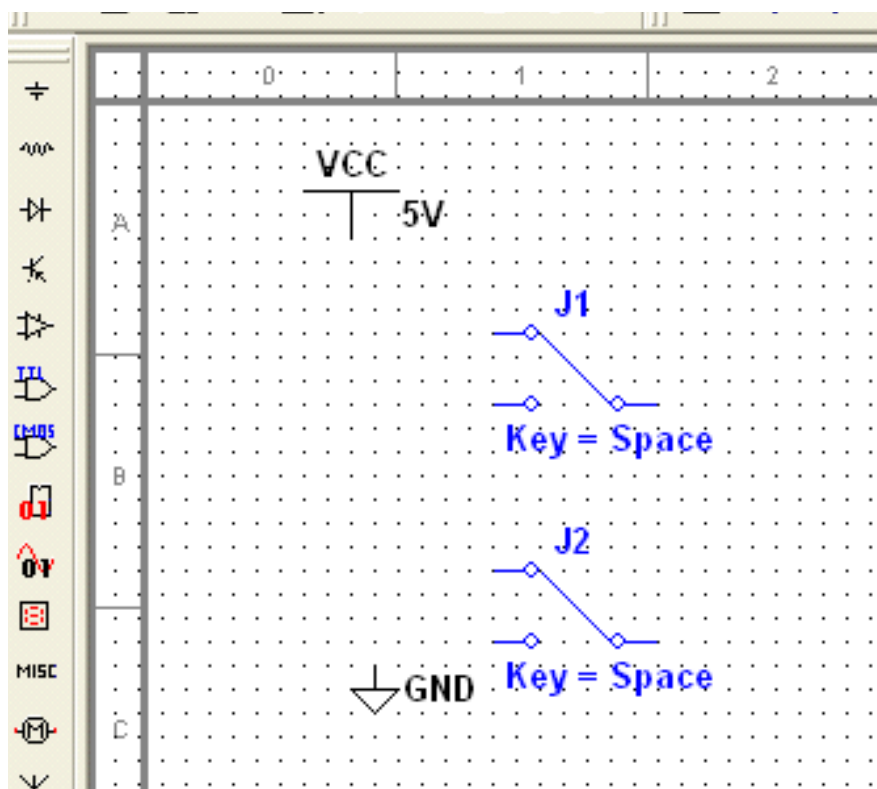


2.2.13.pav. Langas su rastu komponentu **LED**.

Komponentą R1 pasukame 90 laipsnių klavišų kombinacija Clrt+R. Taip galime pasukti bet kokį elementą.

Skaitiklio valdymo modulių komponentų išdėstymas.

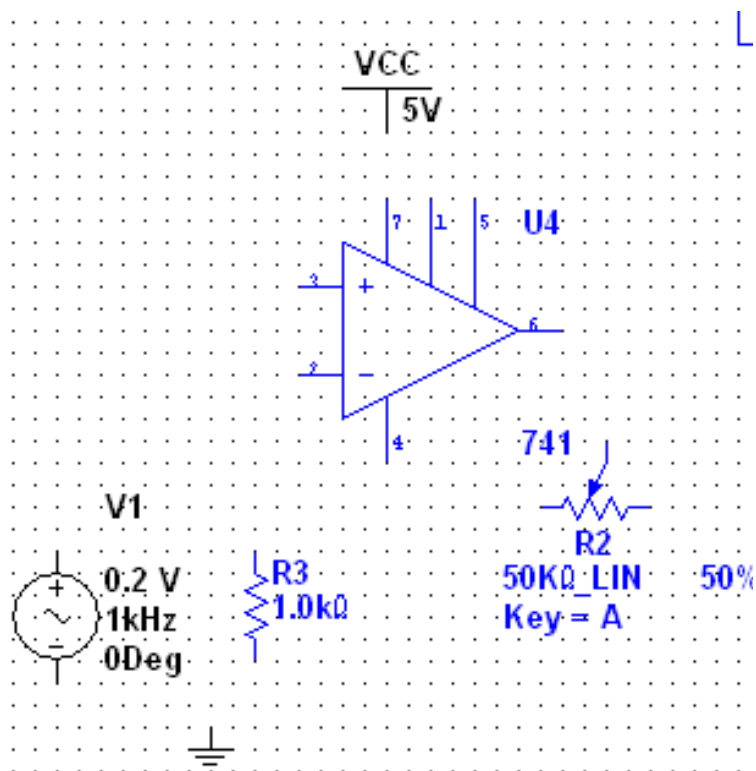
Išdėstykite skaitiklio modulių komponentus, kaip pavaizduota 2.2.14.pav. Projektavimo eiga analogiška skaitiklio modulių komponentų išdėstymui.



2.2.14.pav. Skaitiklio valdymo modulių komponentų išdėstymas.

Ribotuvo komponentų išdėstymas.

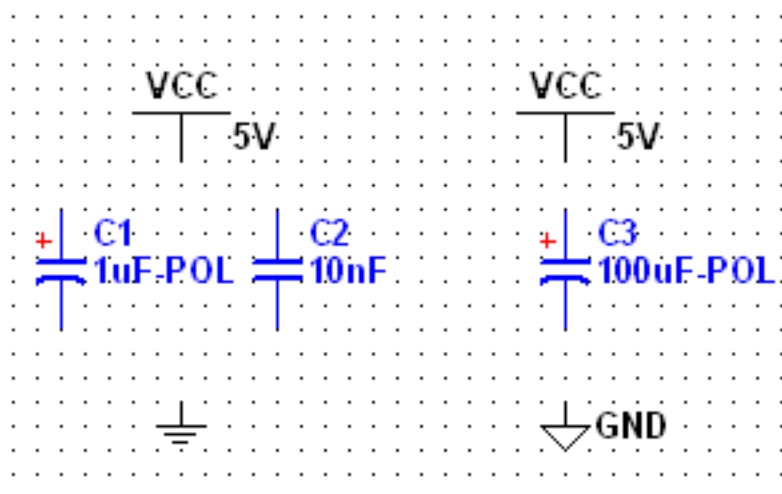
Išdėstykite skaitiklio modulių komponentus, kaip pavaizduota 2.2.15.pav. Projektavimo eiga analogiška skaitiklio modulių komponentų išdėstymui



2.2.15.pav. Ribotuvo komponentų išdėstymas.

Maitinimo filtro komponentų išdėstymas.

Išdėstykite skaitiklio modulių komponentus, kaip pavaizduota 2.2.16.pav. Projektavimo eiga analogiška skaitiklio modulių komponentų išdėstymui.

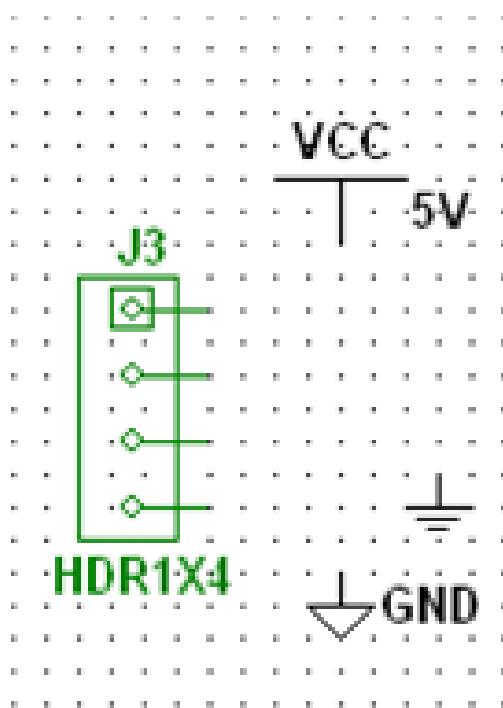


2.2.16.pav. Maitinimo filtro komponentų išdėstymas.

Prijungimo komponentų išdėstymas.

Išdėstykite skaitiklio modulių komponentus, kaip pavaizduota 2.2.17.pav. Projektavimo eiga analogiška skaitiklio modulių komponentų išdėstymui.

Primenu, kad visus komponentus galite rasti pasinaudoję komponentų paieškos galimybe paieška. Paieška jau buvo aprašyta anksčiau (2.2.11.pav.).



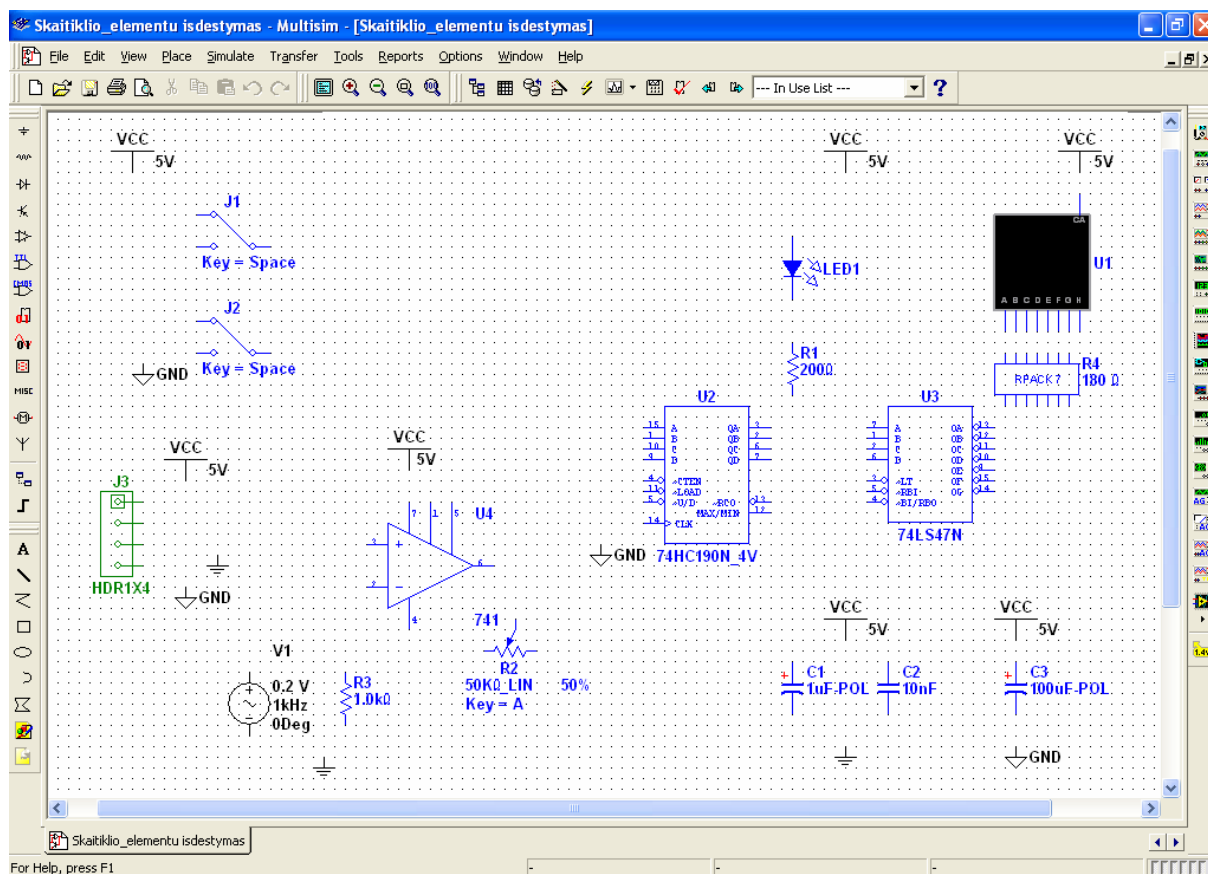
2.2.17.pav. Prijungimo komponentų išdėstymas.

Projektavimo metu turite žinoti, kad šiame darbe vykdomas tik elektros principinės schemos projektavimas.

Skaitmeninių schemų analizė ir veikimo principai yra nagrinėjami kituose moduluose. Apie tai taip pat galite pasiskaityti specialioje, tam skirtoje, techninėje literatūroje.

Kaip turi atrodyti projektuojamo skaitiklio schema, atlikus visų komponentų išdėstymą matome 2.2.18.pav.

Galimi ir kiti komponentų išdėstymo variantai. Svarbiausia kad teisingai atliktume skaitiklio komponentų sujungimą.



2.2.18. pav. Projektavimo langas, išdėšcios visus komponentus.

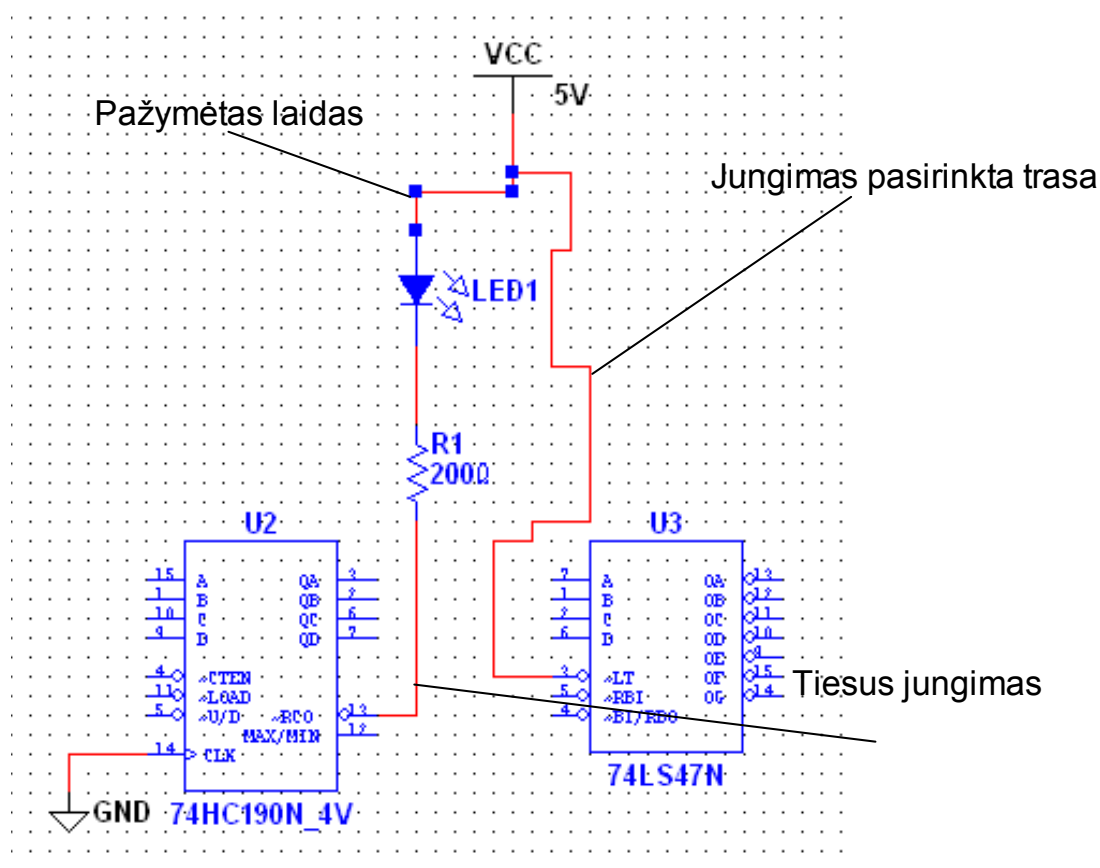
Komponentų jungimas elektriniais ryšiais.

Komponentų gnybtų (komponento „pradžia ir pabaiga“) (*angl. pin*) jungimas elektriniais ryšiais atliekamas:

- nuspaudžiame kairį pelės klavišą ant pasirinkto komponento gnybto;
- braukiame brėžiniu iki kito, kuomet ant pasirinkto komponento gnybto pasirodo raudonas taškelis spragtelime pelės klavišų – parinkti gnybtai sujungti;
- jei tiesiai sujungiame parinktus gnybtus, programa jungimo pavidą išdėsto sagaj nutylėjimą;
- jei norite parinkti laido trasą, spragtelkite pele norimoje vietoje ir tęsite jungimą pasirinkta trasa;
- pažymėję pele laidą, ji galite ištrinti arba pakeisti trasą.

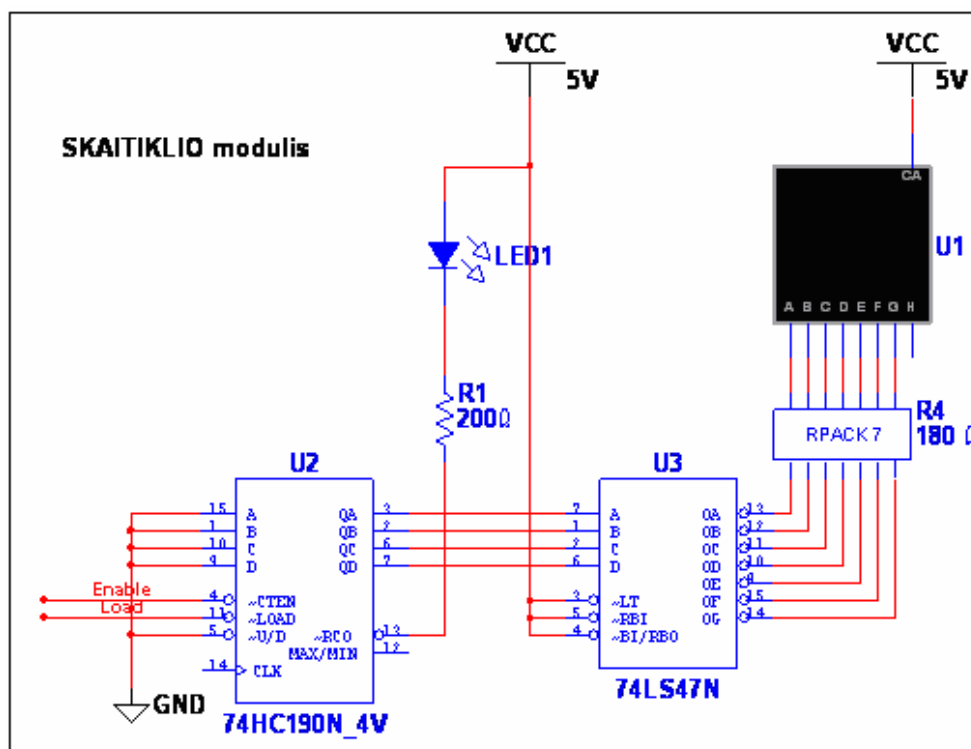
Ar teisingai atlikome sujungimus patikrinsime schemos simuliacinio metu. Tai parodys nuosekli skaičių kaita skaičių septynių segmentų indikatoriuje.

Gnybtų jungimo pavyzdį matome 2.2.19.pav.



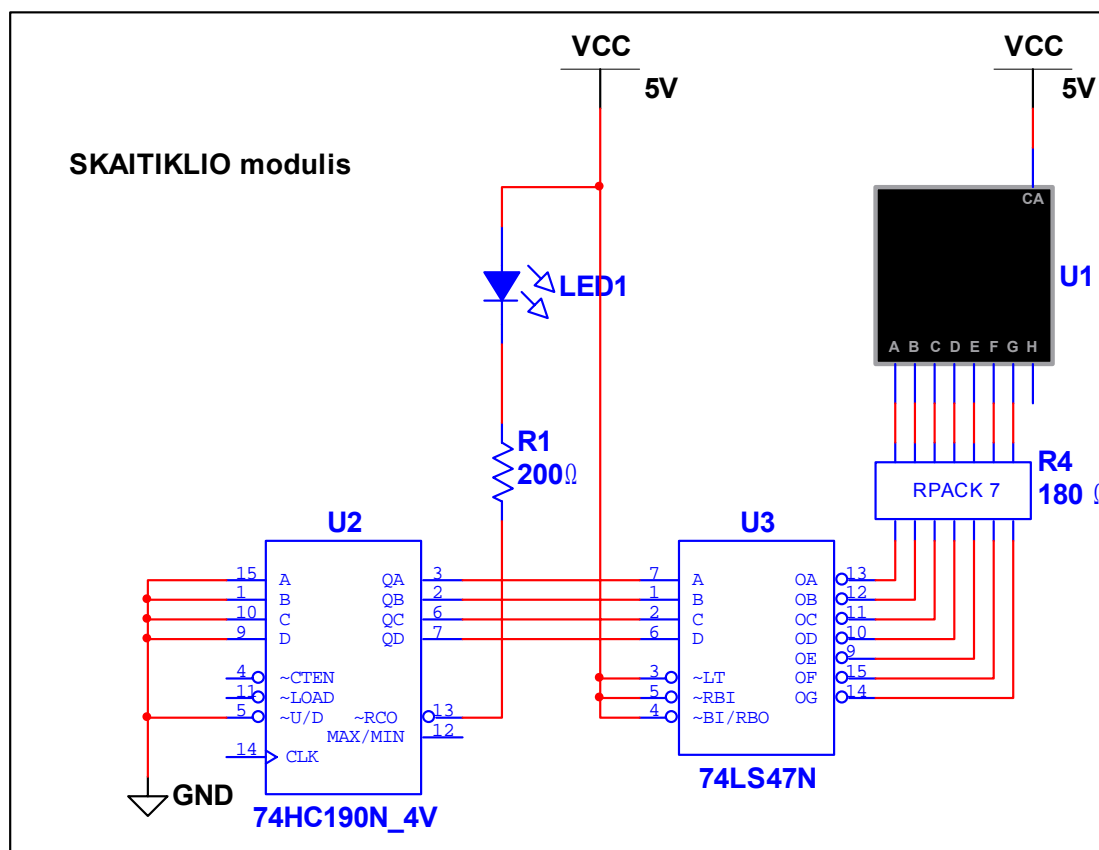
2.2.19.pav. Gnybtų jungimo pavyzdys.

Laidų tarpusavio sujungimo atveju, susijungimo vietoje atsiranda taškas, jei laidai, tik susikerta, bet nesusijungia taško nėra (2.2.20.pav.).



2.2.20.pav. Sujungti ir susikertantys laidai.

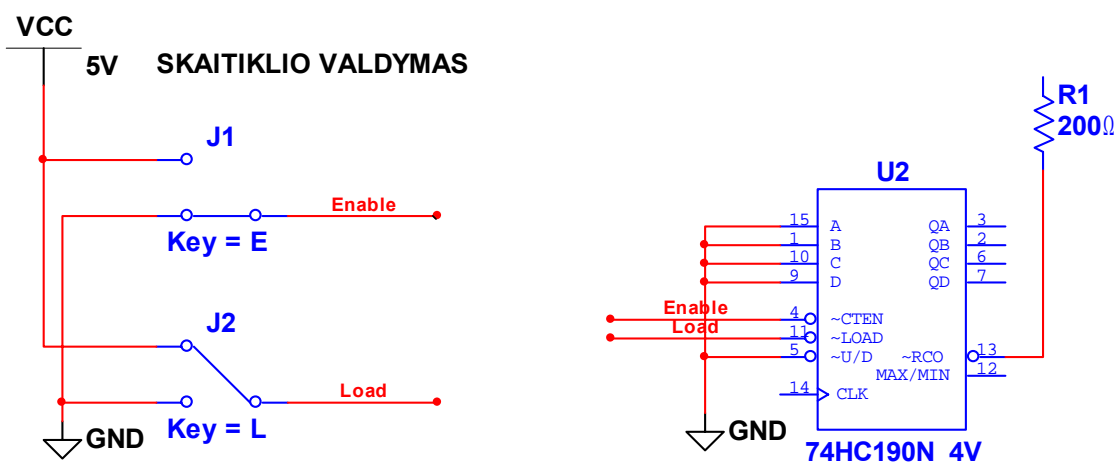
2.2.21.pav. pavaizduota pilnai sujungta skaitiklio modulio elektros principinė schema. Ši schema sujungta pagal pateiktus nurodymus.



2.2.21.pav. Skaitiklio modulio elektros principinė schema po komponentų sujungimo.

Kelias pasirinktus schemas taškus galime sujungti ne laidu, bet ir virtualiai. Virtualiai sujungti taškai yra realiai sujungti taškai. Toks jungimas pavaizduotas 2.2.22.pav.

Taip tarpusavyje sujungti laidai pavadinti **Load** ir **Enable**

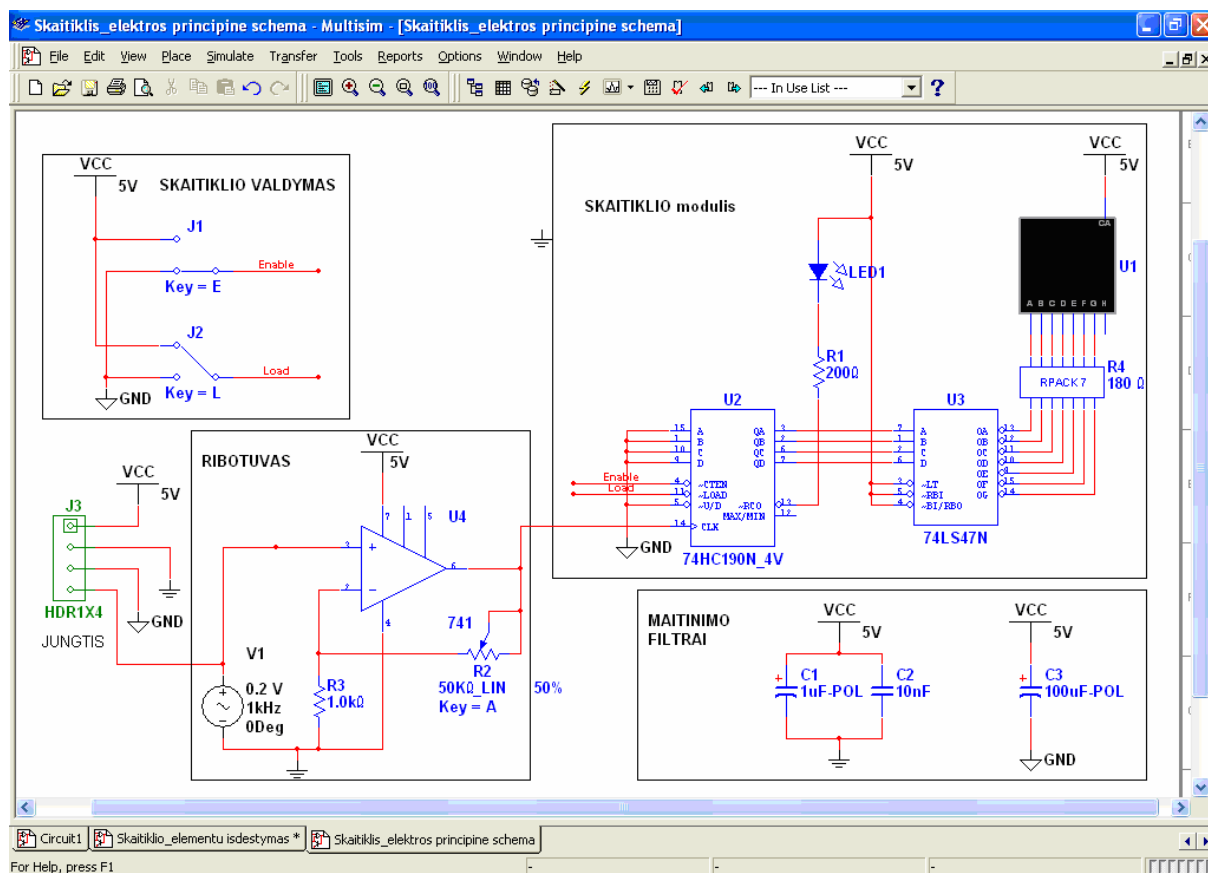


2.2.22.pav. Virtualus laidų jungimas.

Jungiamųjų laidų, taip pat visų schemas elementų spalvą galime pasirinkti. Tam pelės dešiniu klavišu spragtelėję ant pasirinkto objekto atidarote **Meniu**, kuriame rasite ne tik spalvų keitimą, bet ir daug kitų galimų atlikti operacijų.

Virtualus gnybtų jungimas atliekamas:

Skaitiklio elektros principinė schema atlikus visus sujungimus pavaizduota 2.2.23.pav.



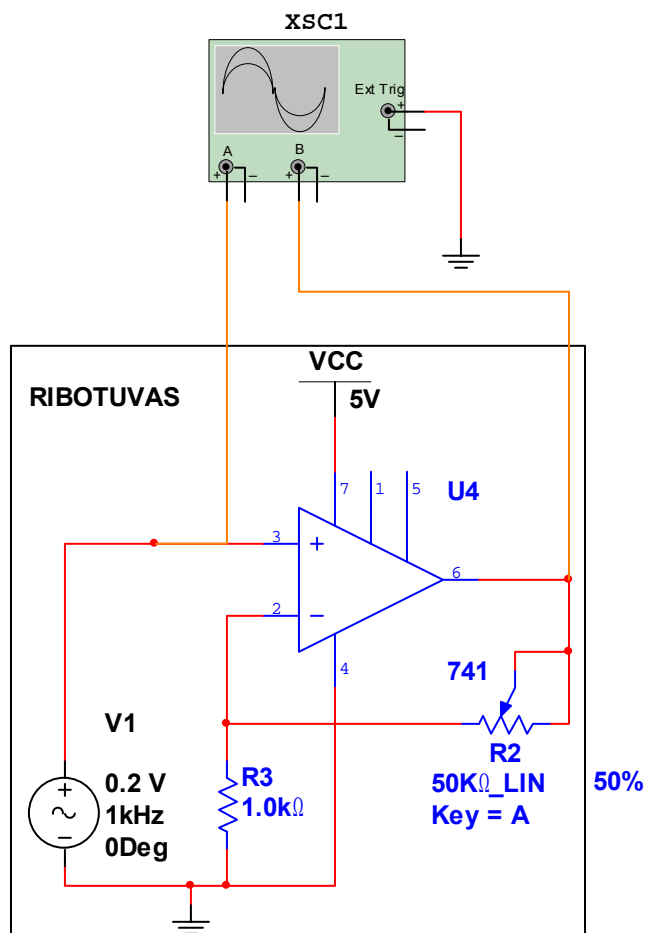
2.2.23.pav Skaitiklio elektros principinė schema.

Išsaugokite šį darbą tuo pačiu pavadinimu - **Skaitiklis_elektros principinė schema**.

TEMA 5

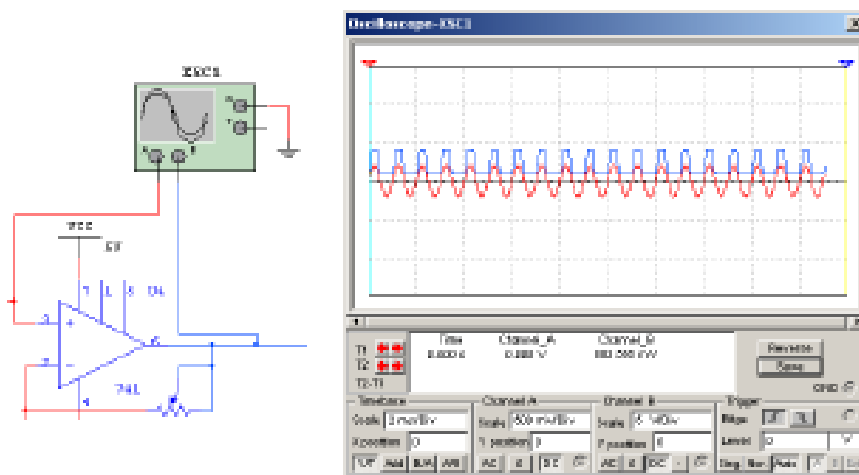
2.2.4. Elektros principinės schemos simuliavimas ir analizė.

Paruošiamo schemą simuliavimui 2.2.24.pav.



2.2.24.pav. Virtualaus oscilografo prijungimas schemos simuliavimui.

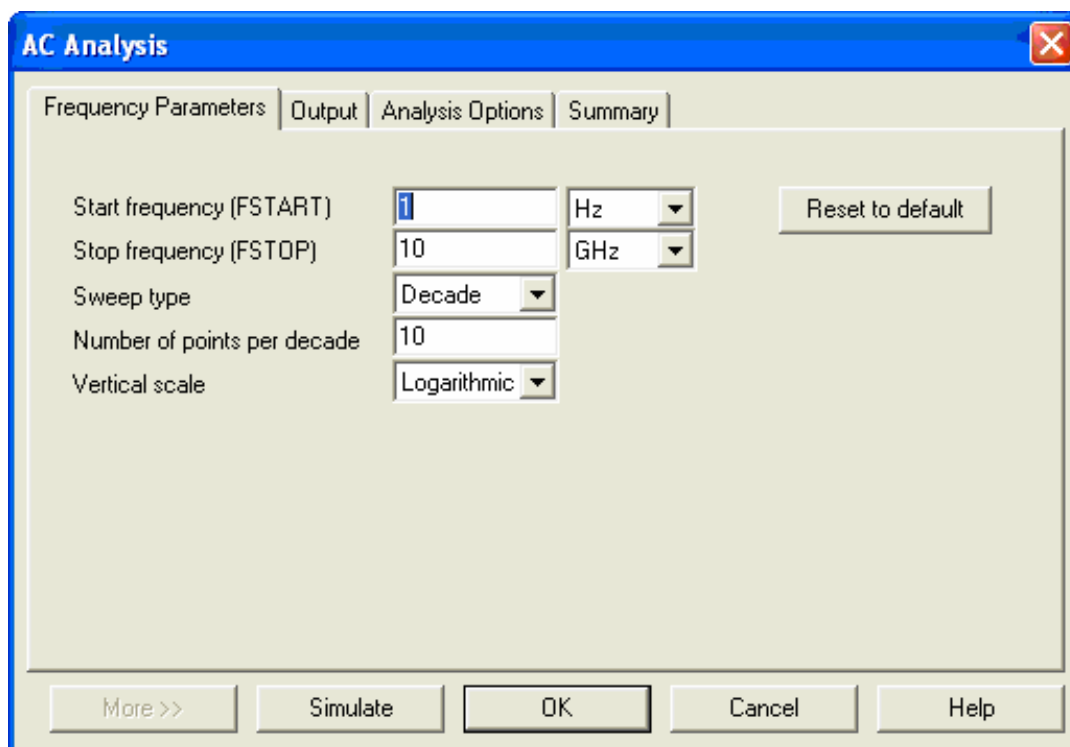
2.2.25.pav. Matome schemos simuliavimo rezultatus. Oscilografo ekrane matome dvi oscilogramas.



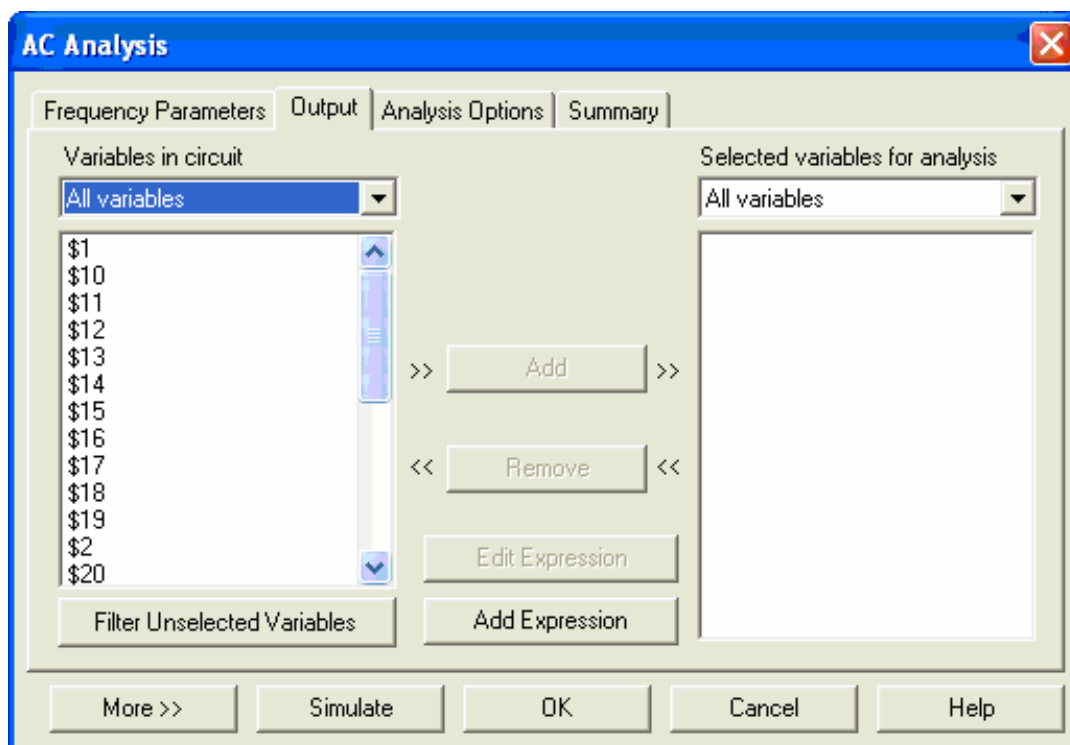
2.2.25.pav. Matome schemos simuliavimo rezultatus

Atliksime skaitiklio schemoje panaudoto ribotuvo analizę kintamos srovės režime **AC Analysis**.

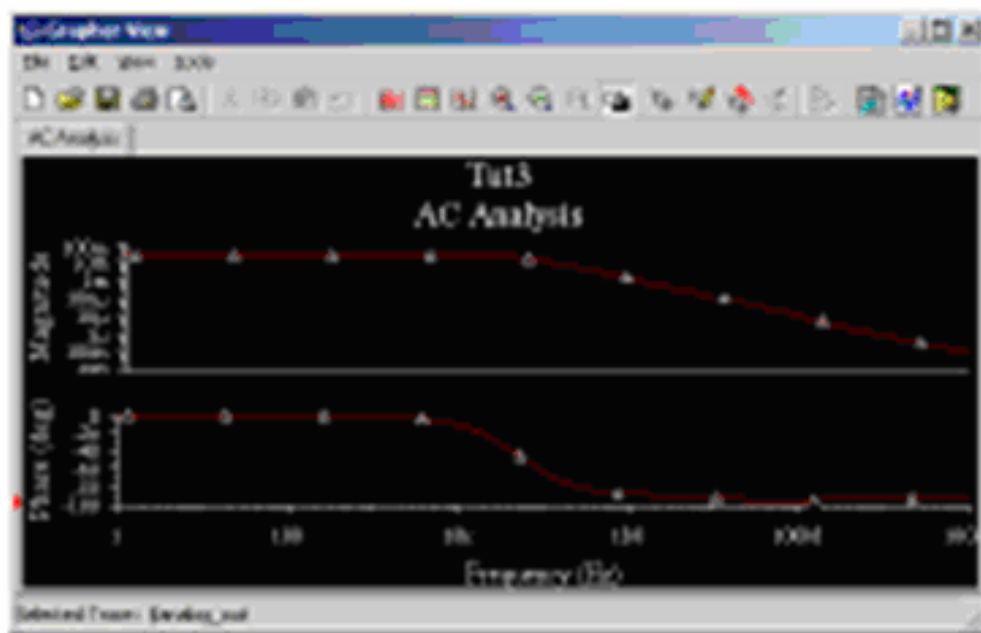
Ribotuvo funkciją atlieka operacinis stiprintuvas 741.



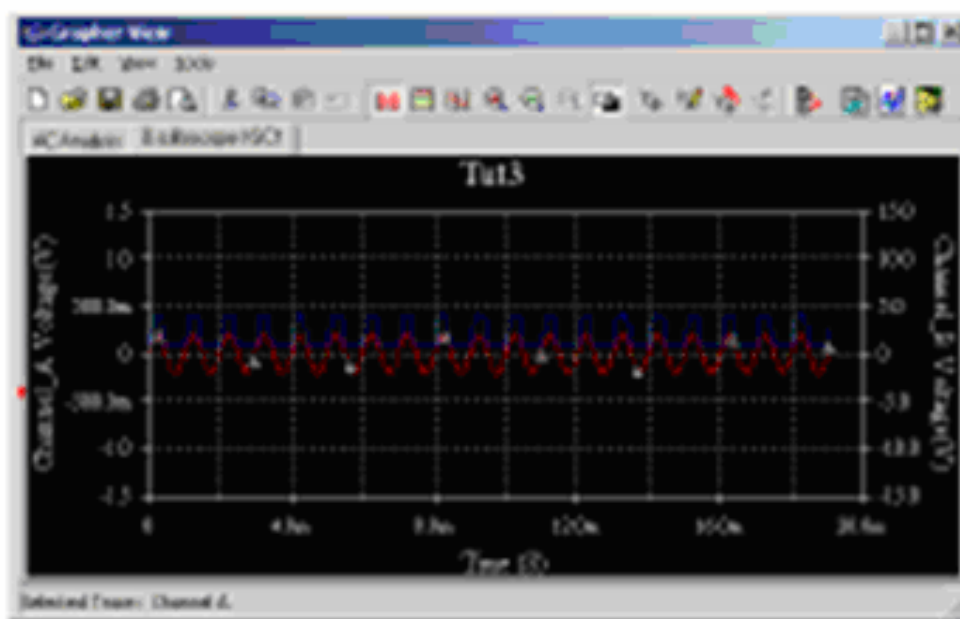
2.2.26.pav. AC režimo schemos analizės langas.



2.2.27.pav. AC režimo išėjimų nustatymo langas.



2.2.28.pav. AC analizės rezultatai.



2.2.28.pav. AC analizės įėjimo ir išėjimo signalai.

Quantity	Description	RefDes	Package	Vendor	Status
1	RPACK_VARIABLE_2x7, 180 Ohm	R4	Generic\DIP-14		
2	LED_blue	LED1	Ultiboard\LED9R2_5Vb		
3	CONNECTORS, HDR1x4	J3	Generic\HDR1x4		
4	CAP_ELECTROLIT, 100uF-POL	C3	Generic\ELK010R5		
5	CAPACITOR, 10nF	C2	Generic\CAP3		
6	CAP_ELECTROLIT, 1uF-POL	C1	Generic\ELK05R5		
7	OPAMP, 741	U4	Generic\DIP-8		
8	RESISTOR, 1.0kOhm_5%	R3	Generic\RES0.25		
9	50K_LIN, 50K_LIN	R2	Generic\LIN_POT		
10	SWITCH, SPDT	J2, J1	Generic\SPDT		
11	RESISTOR, 200Ohm_1%	R1	Generic\RES0.25		
12	74LS, 74LS47N	U3	Generic\ND16		
13	74HC_4V, 74HC190N_4V	U2	Generic\ND16		
14	SEVEN_SEG_DECIMAL_COM_A_BLUE	U1	Generic\7SEG8DIP10A		

2.2.29.pav. Skaitiklio realių komponentų sąrašas.

Quantity	Description	RefDes	Package	Vendor	Status
1	AC_VOLTAGE, 0.2 V 1kHz 0Deg	V1			
2	POWER_SOURCES, GROUND	0			
3	POWER_SOURCES, DGND	GND			
4	POWER_SOURCES, VCC	VCC			

2.2.29.pav. Skaitiklio virtualių komponentų sąrašas.

	Name	Quantity
1	Number of components	31
2	Number of real components	15
3	Number of virtual components	16
4	Number of gates	0
5	Number of nets	28
6	Number of pins in nets	100
7	Number of unconnected pins	4
8	Total number of pins	104
9	Number of pages	1
10	Number of HB instances	0
11	Number of unique HBs	0
12	Number of SB instances	0
13	Number of unique SBs	0

2.2.30.pav. Statistiniai schemos duomenys.

	Refdes	Description	Family	Package	Page
1	VCC	VCC	POWER_SOURCES	-	
2	GND	DGND	POWER_SOURCES	-	
3	0	GROUND	POWER_SOURCES	-	
4	C3	100uF-POL	CAP_ELECTROLIT	ELK010R5	Skaitiklis_elektros principine schema
5	C2	10nF	CAPACITOR	CAP3	Skaitiklis_elektros principine schema
6	C1	1uF-POL	CAP_ELECTROLIT	ELK05R5	Skaitiklis_elektros principine schema
7	U4	741	OPAMP	DIP-8	Skaitiklis_elektros principine schema
8	R3	1.0kOhm_5%	RESISTOR	RES0.25	Skaitiklis_elektros principine schema

2.2.31.pav. Informacija apie schemos komponentus.

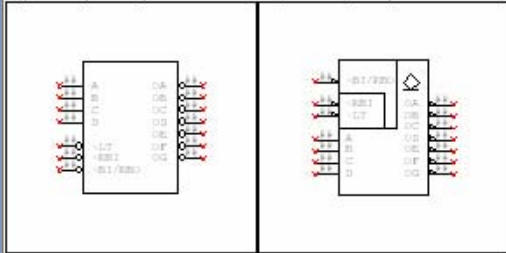
Report Window

```

##### Component #####
Database Name      : Master Database
Family Group      : TTL
Family            : 74LS
Name              : 74LS47N
Author            : JG
Date              : September 17, 1998
Function          : BCD TO SEVEN-SEGMENT DISPLAY OC 15V
Description       : Number=1
                  : Package=N016
Thermal resistance junction : 0.00
Thermal resistance case    : 0.00
Power dissipation         : 0.04
Derating Knee Point      : 0.00
Min Operating Temp       : 0.00
Max Operating Temp       : 70.00
ESD                      : 0.00

##### Symbol #####
Symbol (ANSI)          Symbol (DIN)

```



```

##### Model #####
Model ID           : 74LS47
Model manufacturer : Texas Instruments
Model template     :

74LS47N.rtf

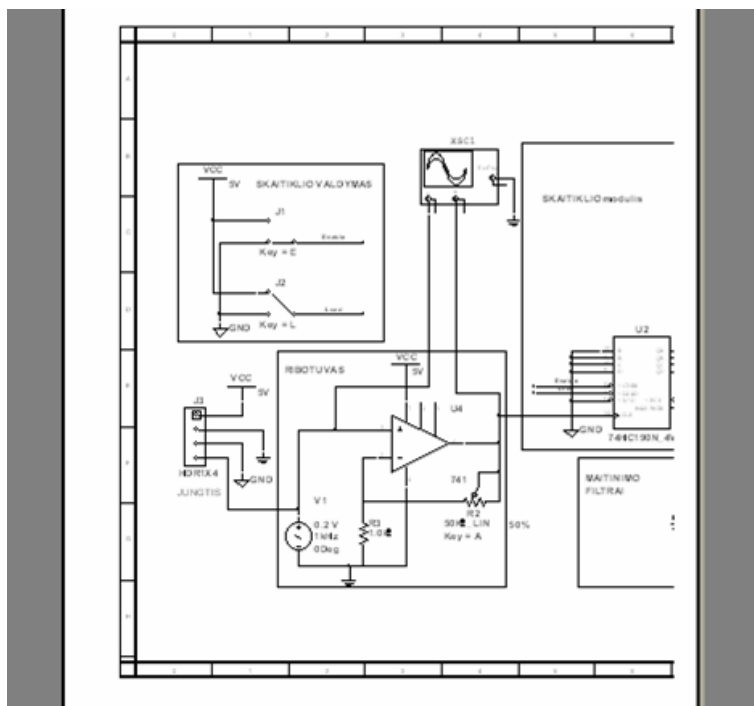
```

2.2.32.pav. Ištrauka iš detalizuotos informacijos apie pasirinktą grandytą 74LS47.

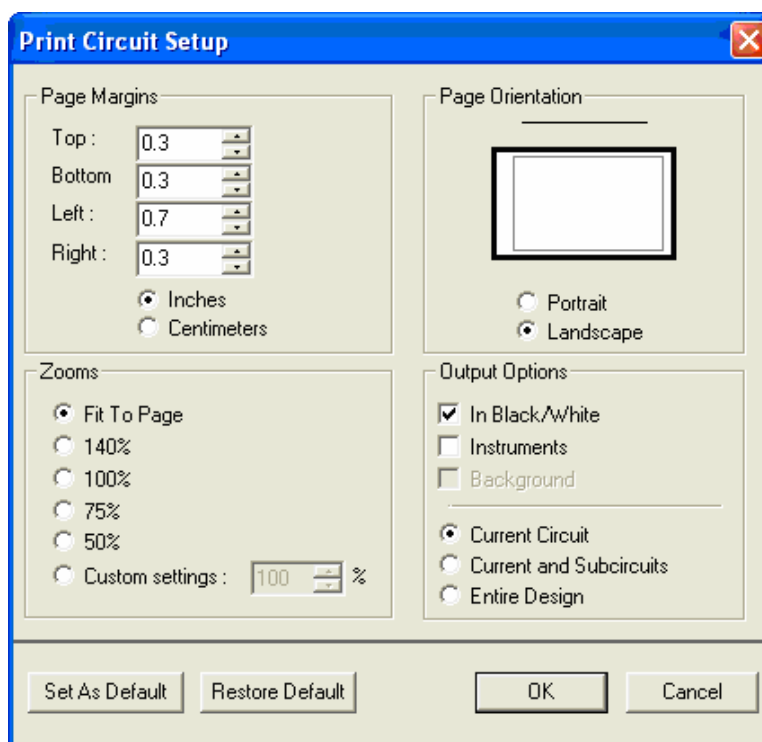
TEMA 6

2.3. Brėžinių spausdinimas.

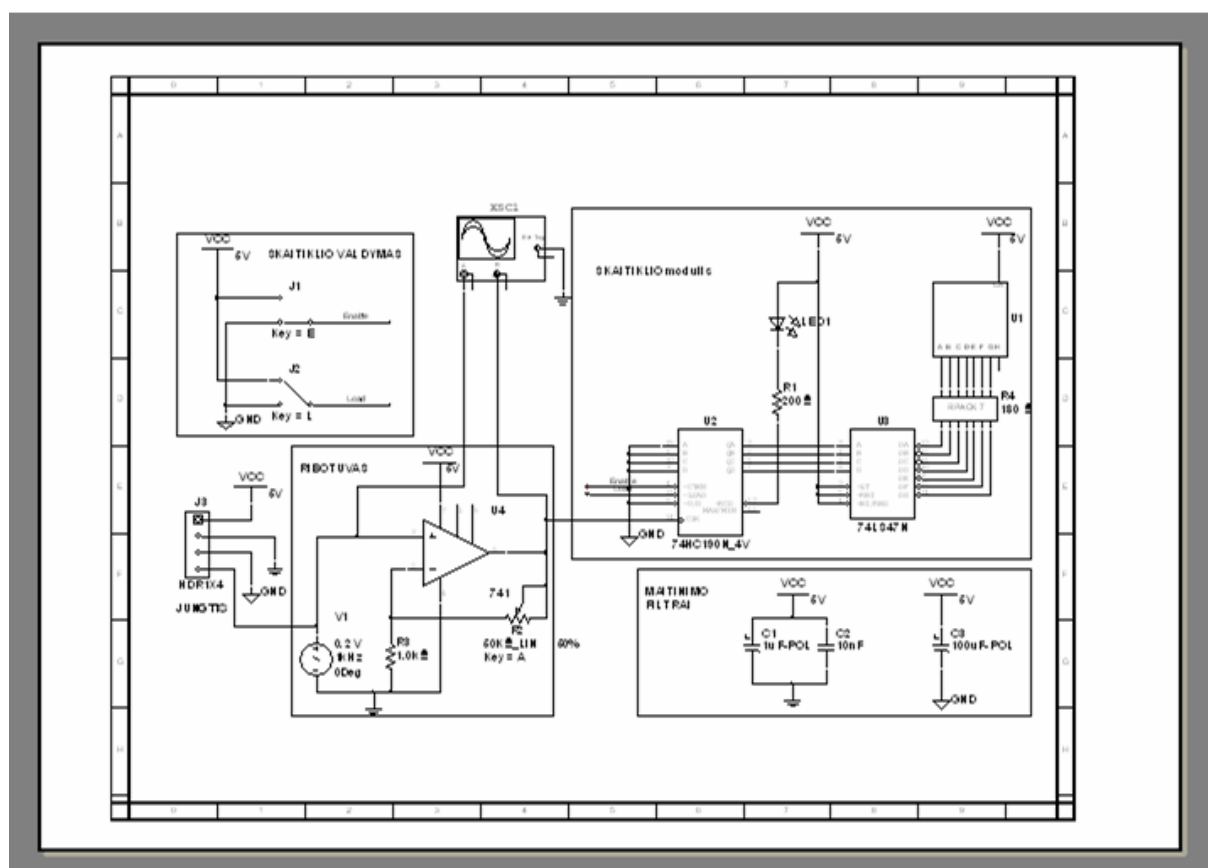
Vienas svarbiausių dokumentacijos projektavimo etapų yra dokumentacijos spausdinimas. Tam reikia atlikti spausdinimo režimo nustatymus. Prieš spausdinimą turime pažiūrėti kaip pasirošta spausdinimai. 2.3.1.pav. matome, kad reikia papildomų nustatymų.



2.3.1.pav. Vaizdas prieš dokumento pasirošimą spausdinti.



2.3.2.pav. spausdinimo parametrų nustatymo langas.



2.3.3.pav. Vaizdas po spausdinimo parametrų nustatymo.

Paruošėme pagrindinius skaitiklio konstruktorinės dokumentacijos brėžinius. Schemos simulavimo rezultatai yra teigiami. Tai reiškia, kad galime pradėti spausdintosios plokštės projektavimo darbus.

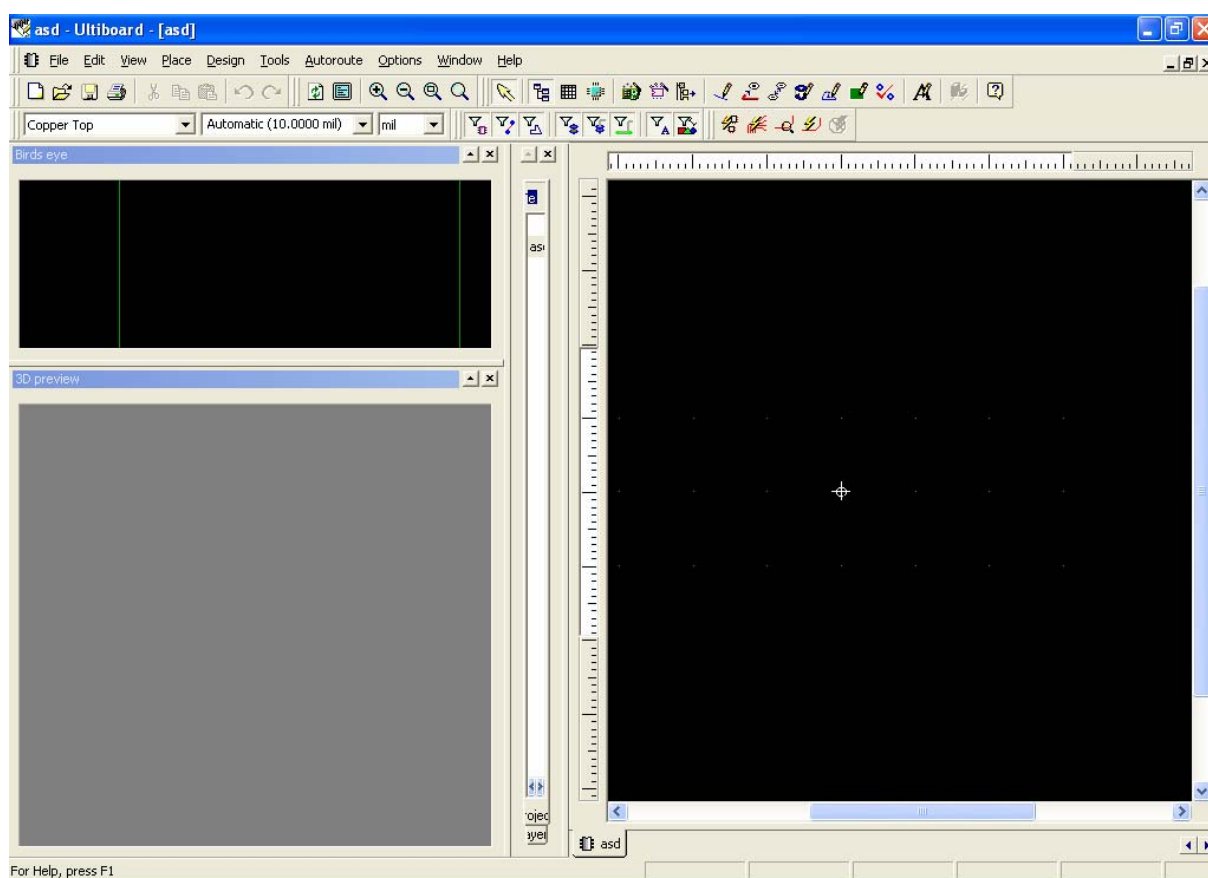
TEMA 7

3. Spausdintųjų plokščių projektavimas.

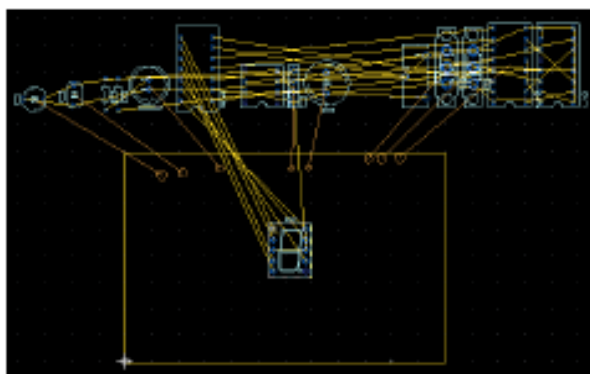
Tikslai: *Paaikškinti Elektronikos įtaisų spausdintųjų plokščių projektavimą, programomis Ultiboard 9 ir Ultiroute 9.*

Programos **UltiBOARD 9** ir **UltiROUTE 9** skirtos spausdintųjų plokščių projektavimui. Programos naudoja **MultiSIM 9** programos duomenis, todėl yra šios programos tęsinys. Spausdintųjų plokščių projektavimo tema plačiau nagrinėjama elektroninės aparatūros projektavimo ir gamybos modulyje, todėl šiame modulyje bus trumpai supažindinta tik su programų galimybėmis.

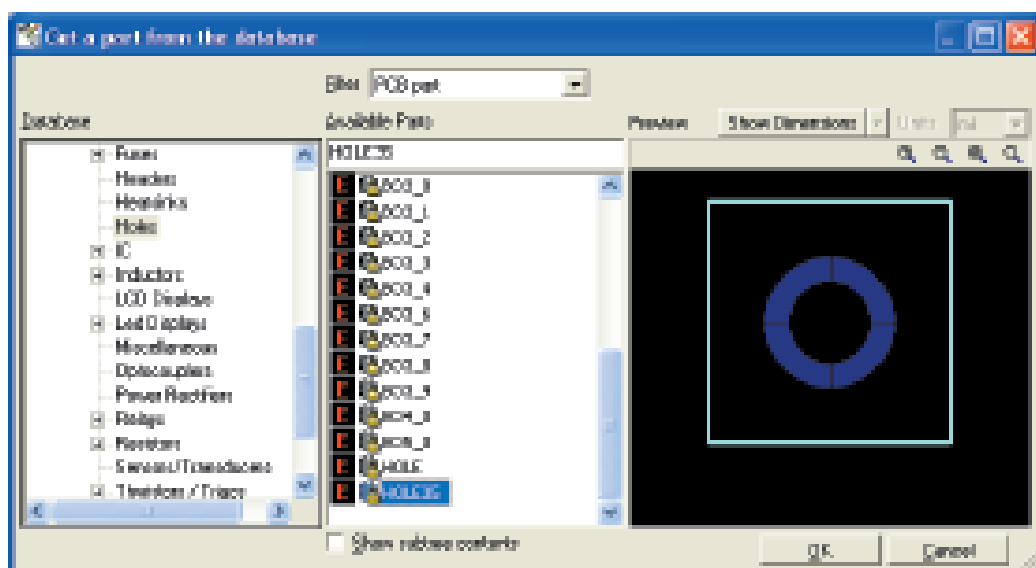
3.1. Programa Ultiboard 9.



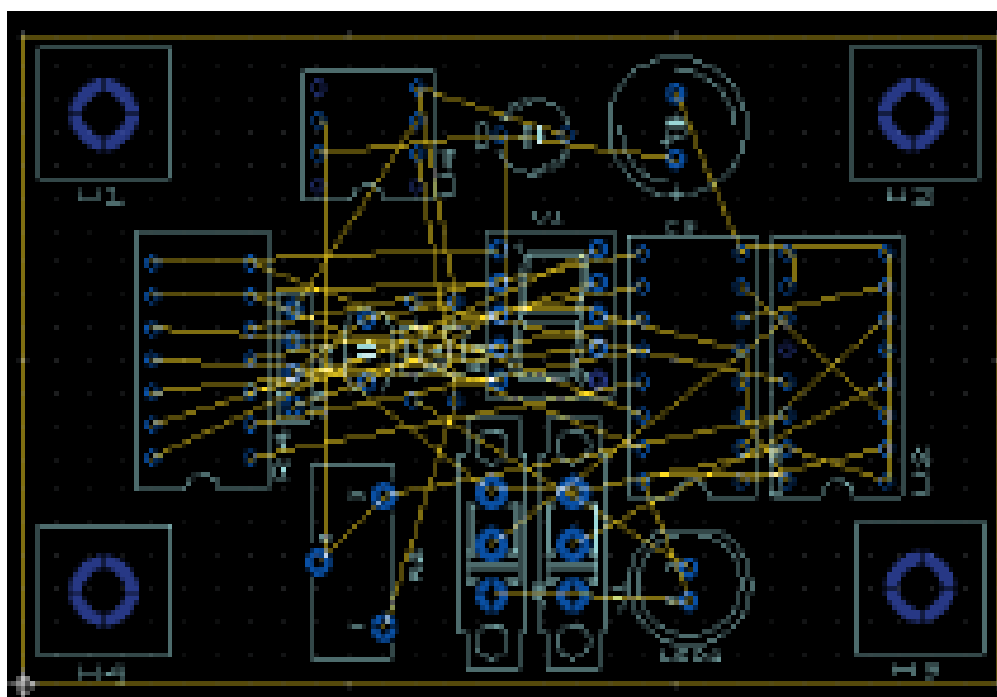
3.1.pav. Uliboard projektavimo langas.



3.2.pav. Vaizdas prieš detalių patalpinimą ant plokštės.



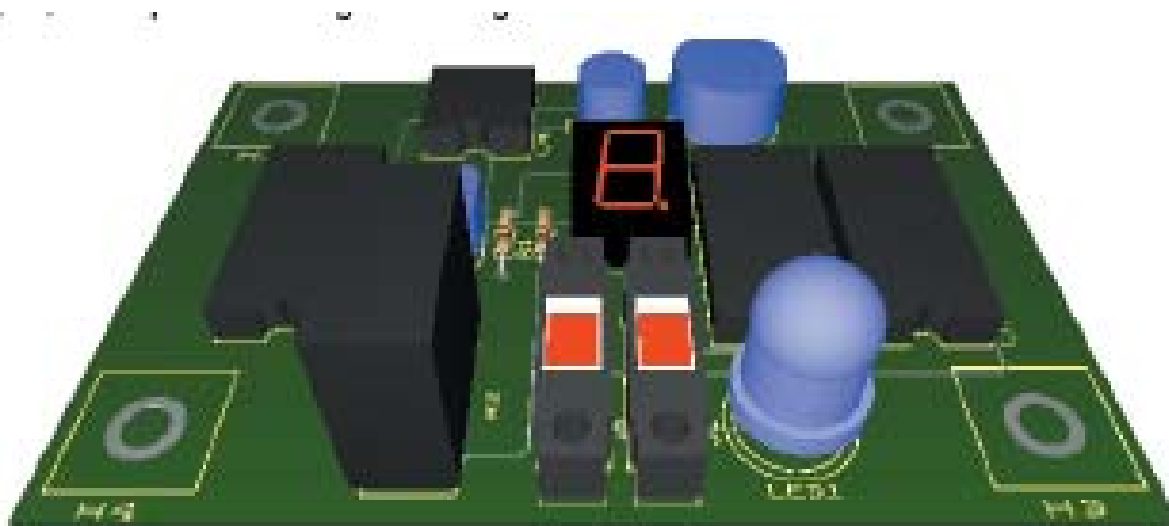
3.3.pav. Kiaurymių parametru nustatymas.



3.4.pav. Vaizdas po rankinio detalių išdėstymo.

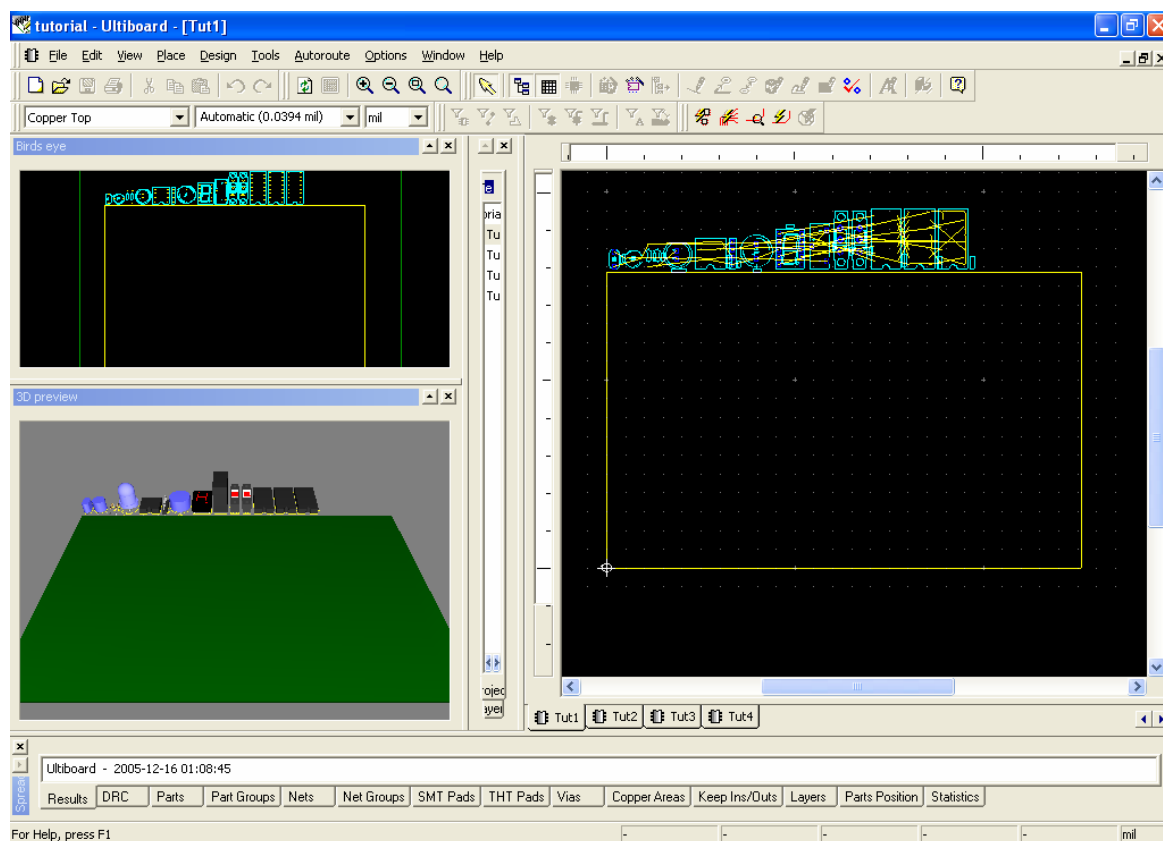


3.4.pav. Rankinis takelių koregavimas.

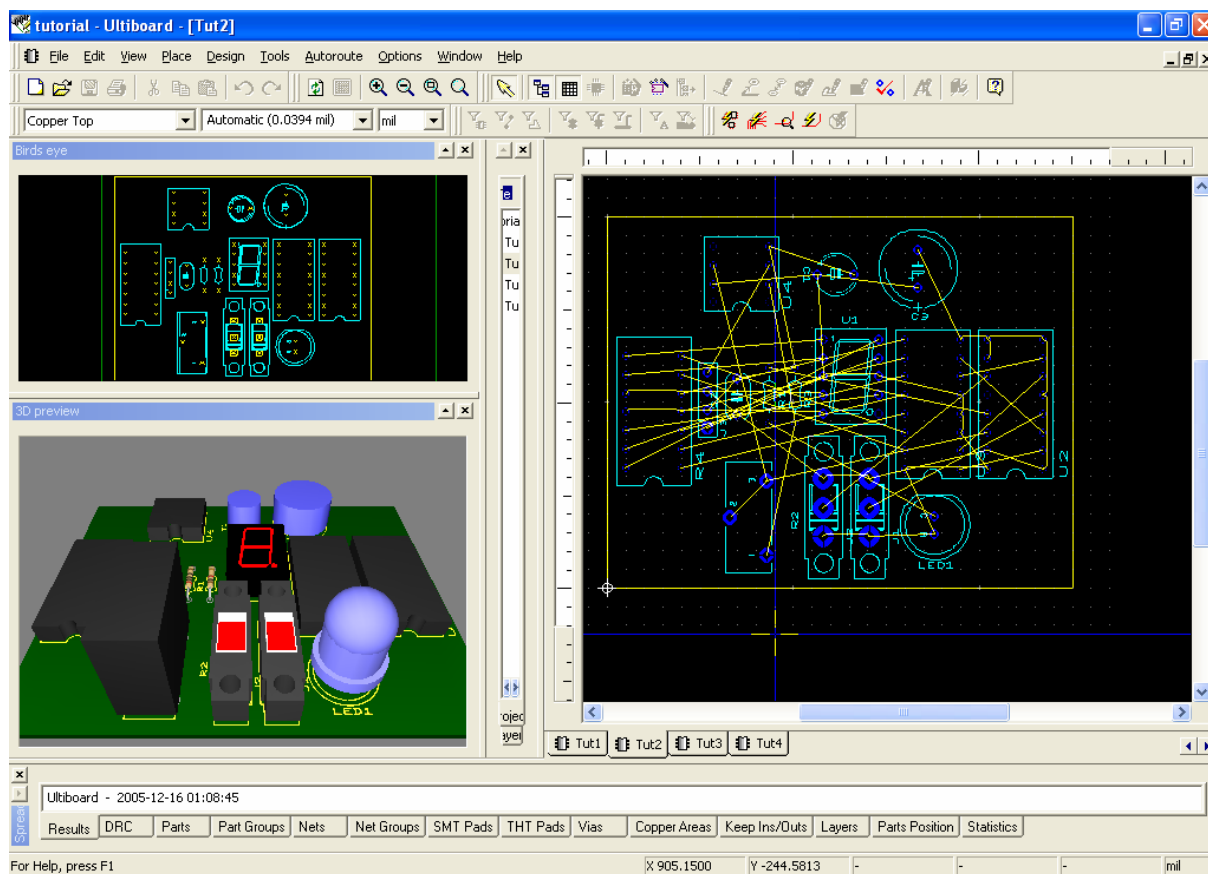


3.6.pav. Plokštės 3D vaizdas.

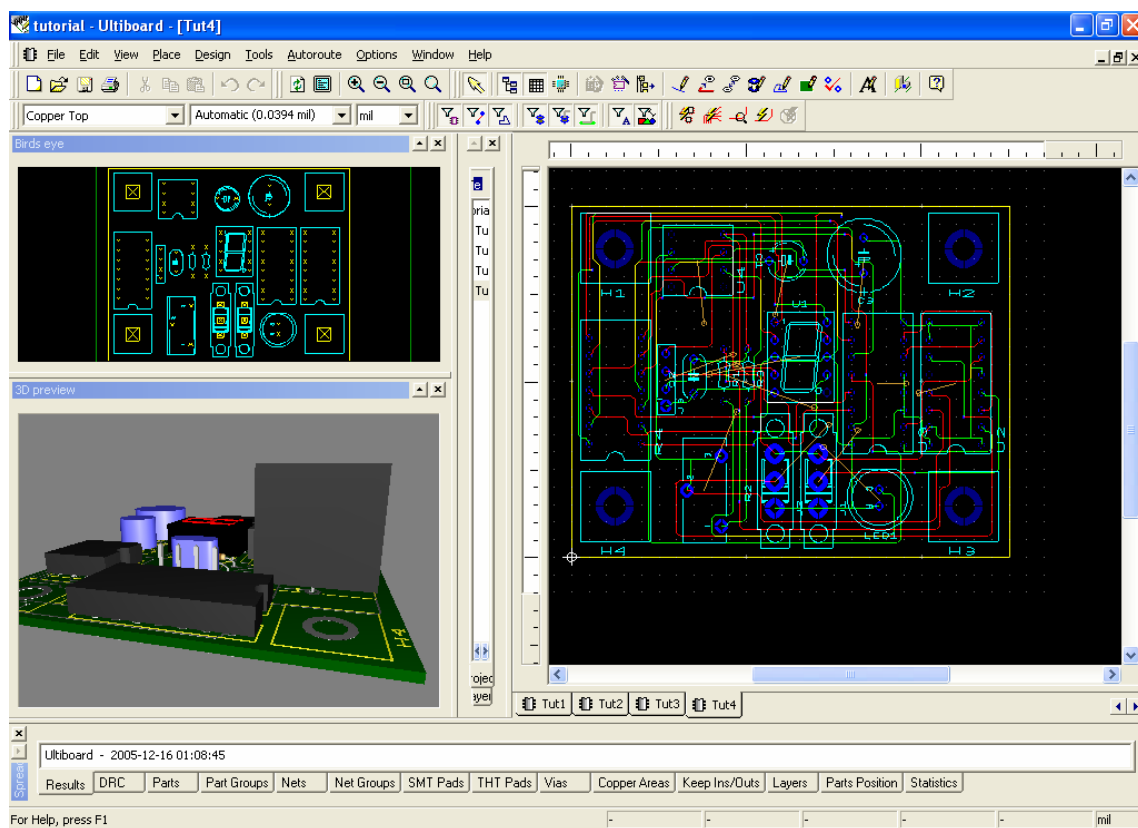
3.2. Programa Ultiroute 9.



3.7.pav. Vaizdas prieš automatinį detalių išdėstymą



3.8.pav. Vaizdas po automatinio detalių išdėstymo.



3.9.pav. Vaizdas po automatinio takelių išdėstymo.

Darbas su MULTISIM

PRAKTINIAI DARBAI

Šio darbo apimtyje pilnai įsisavinti Multisim programos neįmanoma, todėl praktiniai darbai yra savotiškas teorinės dalies tęsinys.

Atliekami praktiniai darbai apima visas teorijos temas t.y darbai nesurišti su konkrečiomis teorijos paskaitų temomis. Surišus praktinius darbus su konkrečiomis temomis programa taptų grafinių darbų programa.

Praktinius darbus atliksime naudodami programą *MultiSIM 9*, tačiau šiuos darbus galite atlikti naudodami bet kurią *MultiSIM* versiją.

4. Praktiniai darbai.

4.1. Praktinis darbas 1. Loginio konverterio paruošimas loginės funkcijos minimizavimui.

1. Darbo tikslas:

- sugebėti paruošti programos *MultiSIM Loginį konverterį* loginės funkcijos, simuliacijai t.y. įrašyti loginę funkciją į loginį konverterį.

2. Duomenys ir reikalavimai praktiniam darbui:

- naudoti programos *MultiSIM* instrumentą „Loginis konverteris“ (*Logic Converter*);
- duota loginė funkcija, kuri užrašyta būsenų lentelėje 4.1.1., pateikti keturi loginės funkcijos variantai: *F1, F2, F3, F4*.

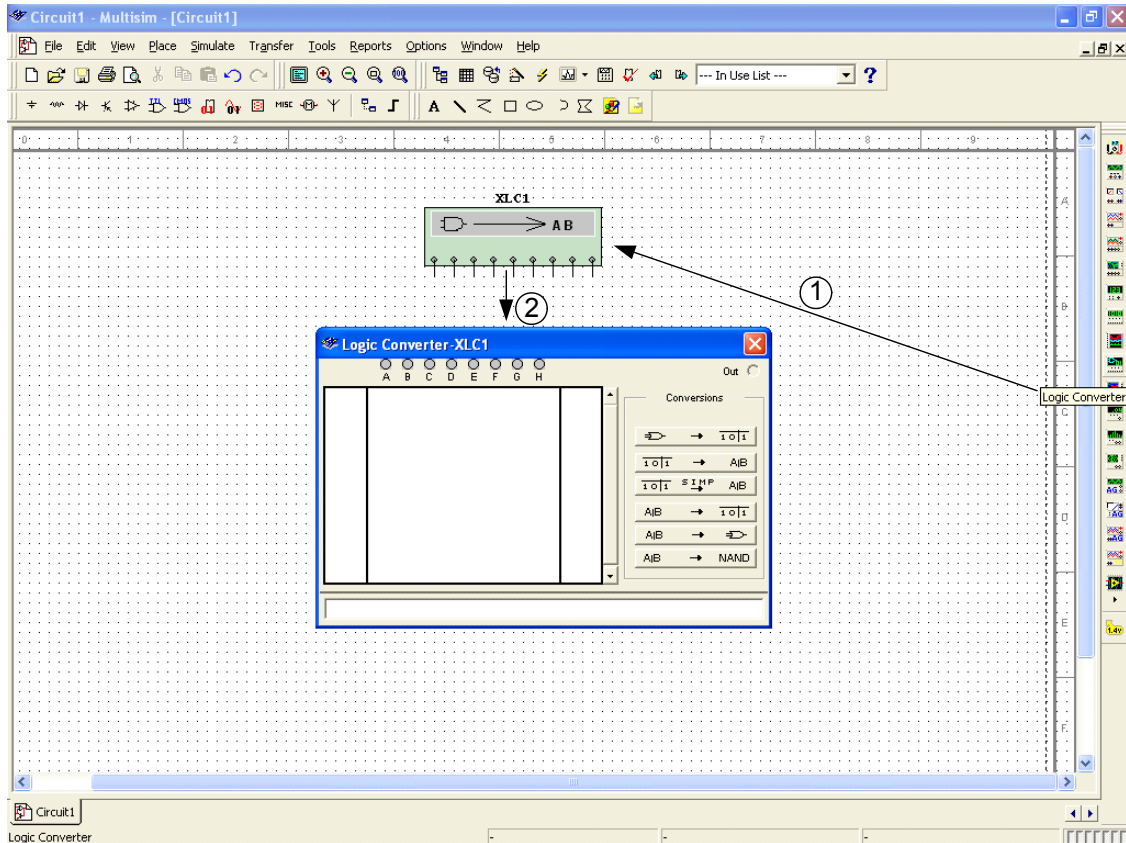
Lentelė 4.1.1. 4 loginių funkcijų būsenų lentelė.

Nr.	A	B	C	D	<i>F1</i>	<i>F2</i>	<i>F3</i>	<i>F4</i>
0	0	0	0	0	1	1	0	1
1	0	0	0	1	1	0	0	1
2	0	0	1	0	1	1	0	0
3	0	0	1	1	1	0	0	0
4	0	1	0	0	0	1	1	1
5	0	1	0	1	0	0	1	1
6	0	1	1	0	1	1	1	0
7	0	1	1	1	1	0	0	0
8	1	0	0	0	1	0	0	0
9	1	0	0	1	1	0	0	1
10	1	0	1	0	0	0	0	0
11	1	0	1	1	0	0	0	1
12	1	1	0	0	0	1	1	0
13	1	1	0	1	0	1	1	1
14	1	1	1	0	0	1	1	0
15	1	1	1	1	0	1	0	1

- Bendru atveju, 4 kintamųjų loginė funkcija užrašoma: $F = \varphi(A,B,C,D)$.
- Praktiniam darbui parenkame lentelėje pažymėtą variantą *F1*.

3. Darbo eiga.

3.1. Įjunkite programą MultiSIM . Iš instrumentų juostos į darbo plotą perkeltkite *Loginį konverterį (Logic Converter) XLC* ir du kartus ant jo spragtelkite kairiu pelės klavišu. Atlikę šiuos veiksmus, turite *Loginį konverterį* paruoštą informacijos įvedimui (4.1.1.pav.).



4.1.1.pav. Informacijos įvedimui paruoštas Loginis konverteris.

3.2. Iš lentelės 4.1.1 perrašykite į *Loginį konverterį* (4.1.2.pav.) informaciją apie funkciją F1. Tam paspaudžiame konverterio mygtukus A, B, C, D ir vieną ar du kartus spragtelėję pele ant pasirodžiusių „?“ įrašome 1 ar 0. Taip apie loginę funkciją **F1** iš būsenų lentelės perrašome informaciją į loginį konverterį.

	A	B	C	D	F1
000	0	0	0	0	1
001	0	0	0	1	1
002	0	0	1	0	1
003	0	0	1	1	1
004	0	1	0	0	0
005	0	1	0	1	0
006	0	1	1	0	1
007	0	1	1	1	1
008	1	0	0	0	1
009	1	0	0	1	1
010	1	0	1	0	0
011	1	0	1	1	0
012	1	1	0	0	0
013	1	1	0	1	0
014	1	1	1	0	0
015	1	1	1	1	0

Iš loginės schemos sudarome būsenų lentelę
 Iš būsenų lentelės sudarome pilną loginę funkciją
 Iš būsenų lentelės sudarome minimizuotą loginę funkciją
 Iš loginės funkcijos sudarome būsenų lentelę
 Iš loginės funkcijos sudarome loginę schemą pilnoje bazėje
 Iš loginės funkcijos sudarome loginę schemą bazėje NAND
 Loginės funkcijos langelis

4.1.2.pav. Informacijos įrašymas į loginį konverterį.

4.2. Praktinis darbas 2. Loginės funkcijos minimizavimas, naudojant loginį konverterį.

1. Darbo tikslas:

- Sugebėti panaudoti programą **MultiSIM** loginės funkcijos, minimizavimui.

2. Duomenys ir reikalavimai praktiniam darbui:

- minimizavimui naudoti programos **MultiSIM** instrumentą „Loginis konverteris“ (*Logic Converter*);
- šis darbas yra *praktinio darbo 1* tęsinys, todėl naudoti informaciją parodytą 4.1.2.pav.

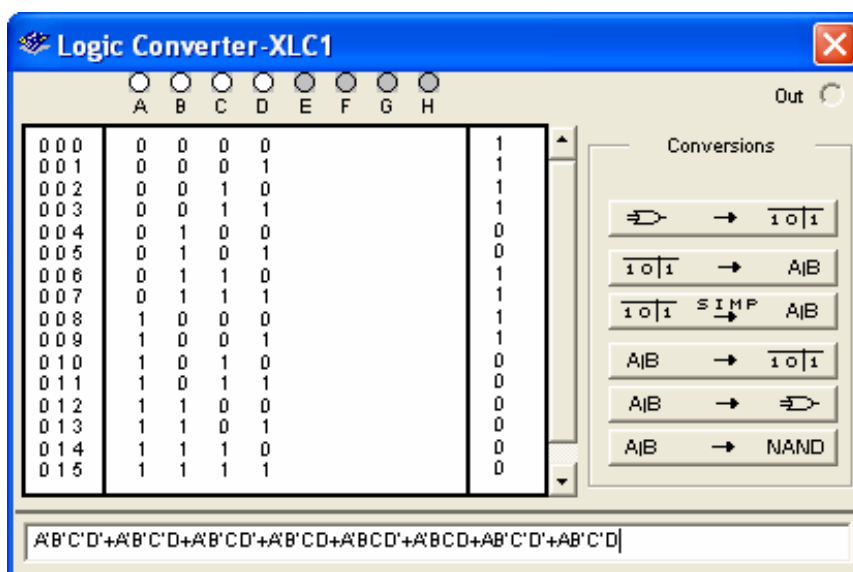
3. Darbo eiga.

3.1. Spragtelkite pele ant atitinkamo *Loginio konverterio* mygtuko (4.1.2.pav.), ir iš būsenų lentelės sudarykite pilną loginę funkciją, kurią pamatysite Loginio konverterio apatinėje juostoje (4.2.1.pav.).

Pilna loginė funkcija:

$$F1 = A'B'C'D' + A'B'C'D + A'B'CD' + A'B'CD + A'BCD' + A'BCD + AB'C'D' + AB'C'D,$$

kur simboliu (') pažymėtas invertuotas loginis kintamas.



4.2.1.pav. Pilna loginė funkcija.

3.2. Spragtelkite pele ant atitinkamo *Loginio konverterio* mygtuko (4.1.2.pav.), ir iš būsenų lentelės sudarykite minimizuotą loginę funkciją, kurią pamatysite Loginio konverterio apatinėje juostoje (4.2.2.pav.).

Minimizuota loginė funkcija:

$$F1 = A'C + B'C'$$

kur simboliu (') pažymėtas invertuotas loginis kintamas.

	A	B	C	D	E	F	G	H	Out
000	0	0	0	0					1
001	0	0	0	1					1
002	0	0	1	0					1
003	0	0	1	1					1
004	0	1	0	0					0
005	0	1	0	1					0
006	0	1	1	0					1
007	0	1	1	1					1
008	1	0	0	0					1
009	1	0	0	1					1
010	1	0	1	0					0
011	1	0	1	1					0
012	1	1	0	0					0
013	1	1	0	1					0
014	1	1	1	0					0
015	1	1	1	1					0

Conversions

\rightarrow $\overline{101}$
 $\overline{101}$ \rightarrow $A\overline{B}$
 $\overline{101}$ \xrightarrow{SIMP} $A\overline{B}$
 $A\overline{B}$ \rightarrow $\overline{101}$
 $A\overline{B}$ \rightarrow
 $A\overline{B}$ \rightarrow NAND

A'C+B'C'

4.2.2.pav. Minimizuota loginė funkcija.

Loginės funkcijos minimizavimas atliktas.

Išsaugokite šį MultiSIM failą pavadinimu *Pratimas 42*.

4.3. Praktinis darbas 3. Loginės schemos projektavimas pagal loginę funkciją.

1. Darbo tikslas:

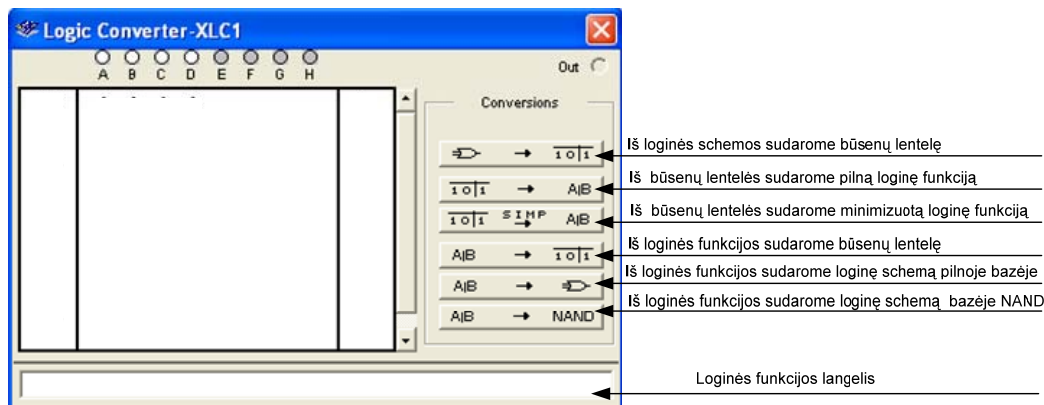
- Sugebėti panaudoti programą MultiSIM loginės schemos projektavimui.

2. Duomenys ir reikalavimai praktiniam darbui:

- projektuoti loginę schemą pagal loginę funkciją $F = A'C + B'C'$; šią loginę funkciją gavote praktiniame darbe 2;
- projektavimui naudoti programos MultiSIM instrumentą *Loginis konverteris (Logic Converter)*.

3. Darbo eiga.

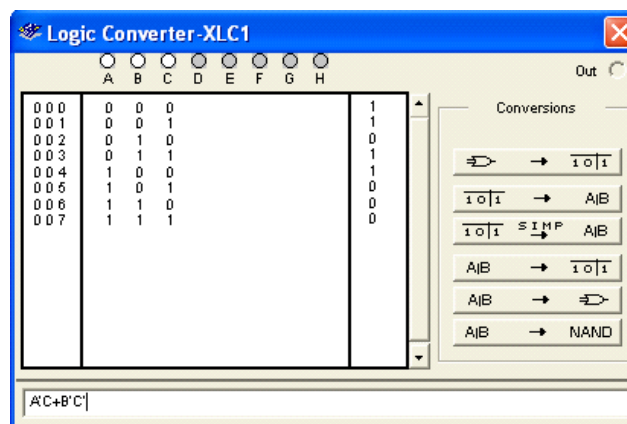
3.1. Įjunkite programą MultiSIM. Iš instrumentų juostos į darbo plotą perkelkite *Loginį konverterį (Logic Converter)* XLC1 ir du kartus spragtelkite ant jo pele. Atlikę šiuos veiksmus turite *Loginį konverterį* paruoštą informacijos įvedimui (4.3.1.pav.).



4.3.1.pav. Informacijos įrašymas į loginį konverterį.

3.2. Pasinaudokite 4.3.1.pav. pavaizduotais paaiškinimais ir:

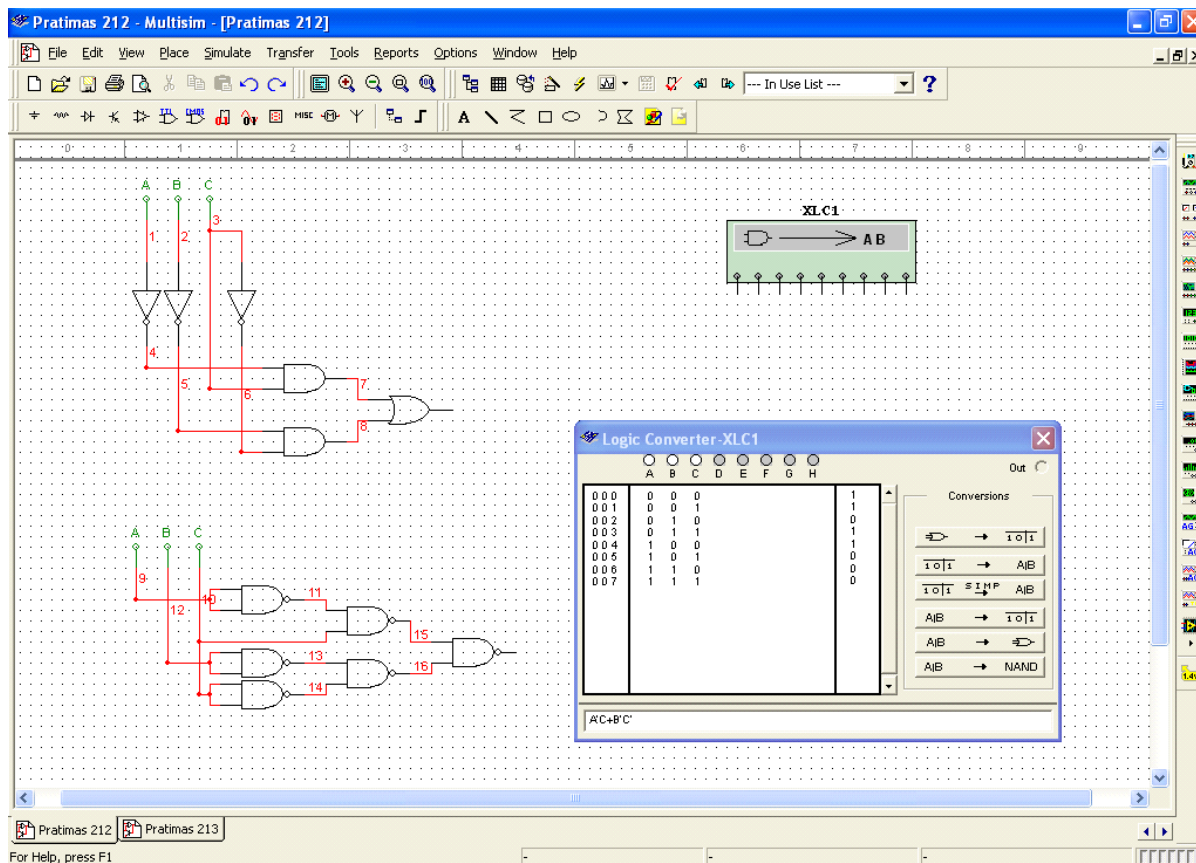
- įrašykite funkciją $F1 = A'C + B'C'$ į *Loginio konverterio* loginės funkcijos langelį;
- spragtelėję pele ant atitinkamo *Loginio konverterio* mygtuko, sudarykite šiai funkcijai būsenų lentelę. Atlikę šiuos veiksmus, turime *Loginį konverterį*, paruoštą loginės schemos sudarymui (4.3.2.pav.).



4.3.2.pav. *Loginis konverteris*, paruoštas loginės schemos sudarymui.

3.3. Nubraižykite šiai funkcijai dvi lygiavertes logines schemas:

- spragtelėję pele ant atitinkamo *Loginio konverterio* mygtuko (4.3.2.pav.), iš loginės funkcijos sudarote loginę schemą pilnoje loginėje bazėje, šią loginę schemą matote 4.3.3.pav. viršutiniame kairiajame kampe, ji sudaryta iš loginių elementų IR, ARBA, NE;
- spragtelėję pele ant atitinkamo *Loginio konverterio* mygtuko (4.3.2.pav.), iš loginės funkcijos sudarote loginę schemą IR-NE loginėje bazėje, šią loginę schemą matote 4.3.3.pav. apatiniame kairiajame kampe, ji sudaryta iš loginių elementų IR-NE.



4.3.3.pav. Loginių schemų sudarymas.

Loginės schemos projektavimas atliktas.

Išsaugokite šį MultiSIM 9 failą pavadinimu ***Pratimas 43***.

4.4. Praktinis darbas 4. Loginės schemos ir Žodžių generatoriaus paruošimas simuliacijai.

1. Darbo tikslai:

- sugebėti panaudoti programą MultiSIM loginės schemos simuliacijai;
- sugebėti jungti komponentus ir paruošti Žodžių generatorių darbui.

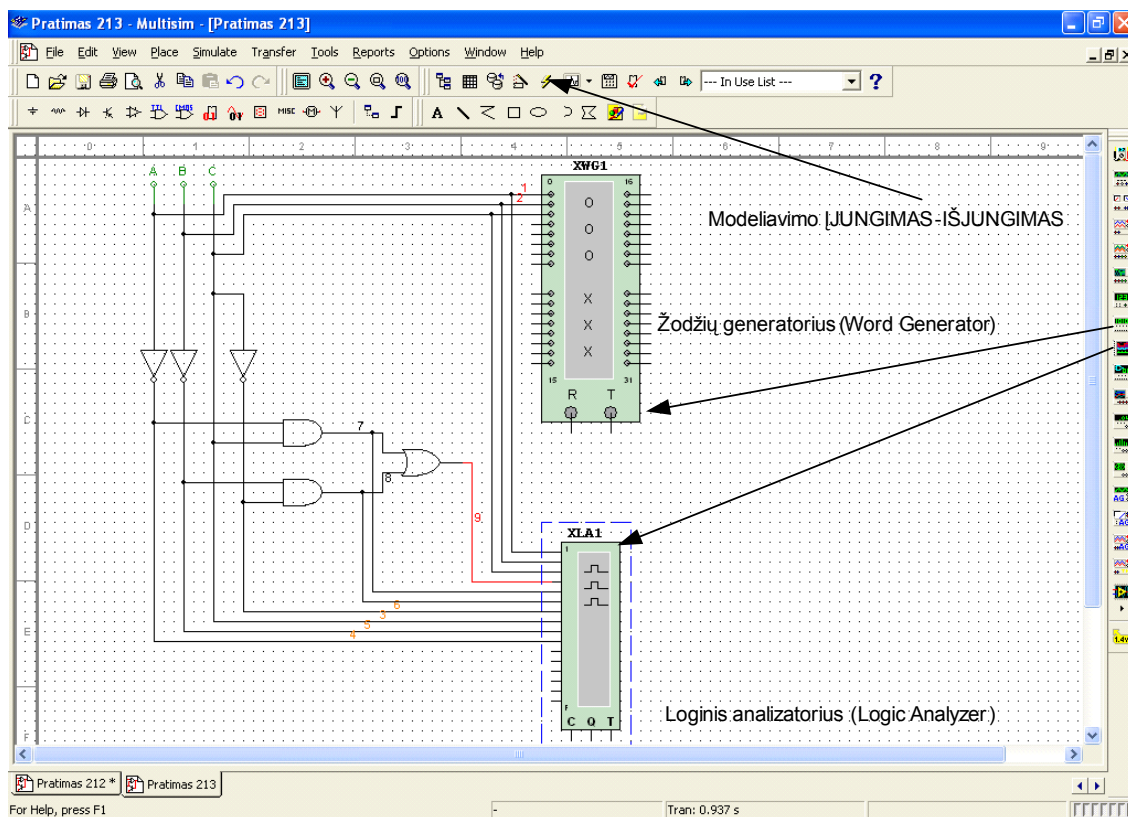
2. Duomenys ir reikalavimai praktiniam darbui:

- naudoti loginę schemą, kurią sudarėme praktiniame darbe 3;
- pasirinkti schemos variantą, sudarytą iš loginių elementų IR, ARBA, NE (analogiškus rezultatus gausite pasirinkę kitą variantą);
- simuliacijai naudoti programos MultiSIM instrumentus Žodžių generatorius (Word Generator) ir Loginis analizatorius (Logic Analyzer)

3. Darbo eiga.

3.1. Schemos jungimas.

- Įjunkite programą MultiSIM ir atidarykite failą pavadinimu **Pratimas 43**;
- ištrinkite 4.3.3.pav. pavaizduotame programos MultiSIM lange visus elementus, išskyrus loginę schemą pilnoje loginėje bazėje, kuri sudaryta iš loginių elementų IR, ARBA, NE;
- iš instrumentų juostos (4.4.1.pav.) į darbo plotą perkeltkite Žodžių generatorių (Word Generator) XWG ir Loginį analizatorių (Logic Analyzer) XLA;



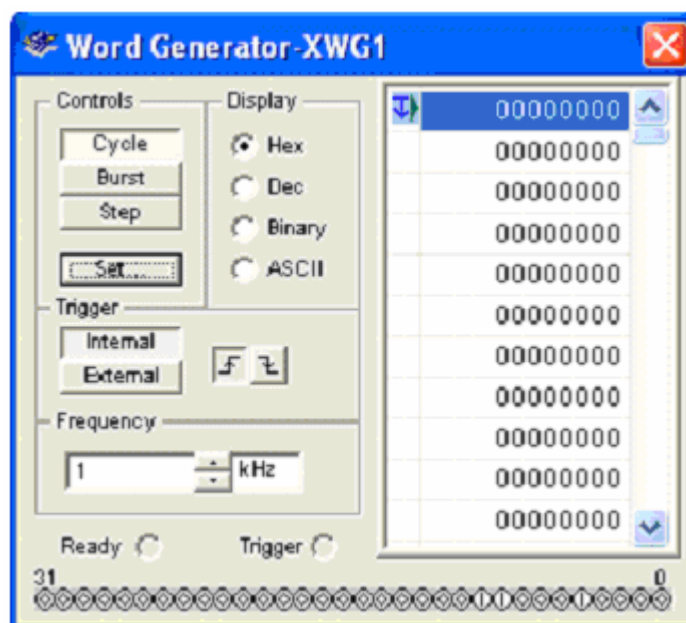
4.4.1. pav. Simuliacijai paruošta loginė schema.

- sujunkite visus elementus, kaip parodyta 4.4.1.pav. Dešiniu pelės klavišu spustelėję ant jungiamojo laido galite pasirinkti jo spalvą. Jei nuspalvintas laidas prijungtas prie matavimo prietaiso, tai spalvota bus ir laiko diagrama. Visus laidus nuspalvinkite juoda spalva, prie loginio elemento ARBA išėjimo prijungtą laidą – raudona (tai tik rekomendacijos, galite pasirinkti ir kitas spalvas).

4.4.1.pav. pavaizduota sujungta su matavimo prietaisais ir simuliacijai paruošta loginė schema.

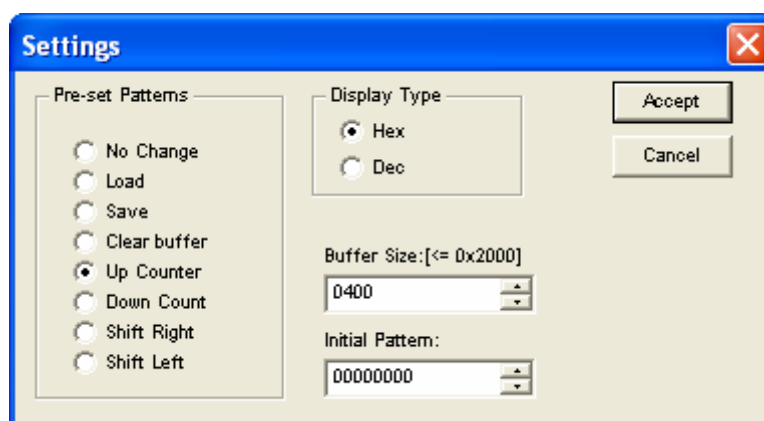
3.2. Žodžių generatoriaus (Word Generator) paruošimas simuliacijai.

- Kairiu pelės klavišu du kartus spragtelkite ant *Žodžių generatoriaus*, atlikę šį veiksma *Žodžių generatorių* paruošime informacijos įvedimui (4.4.2.pav.).



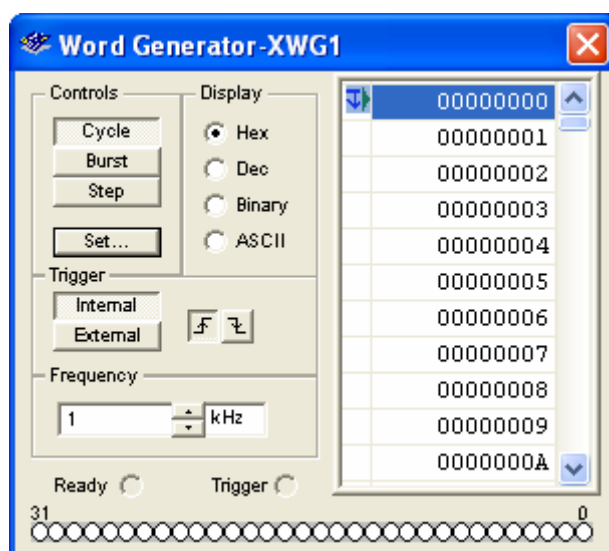
4.4.2.pav. Žodžių generatorius.

- Atlikite nustatymus pavaizduotus (4.4.2.pav.) ir spragtelkite kairiu pelės klavišu ant mygtuko **Set**. Pamatysite Žodžių generatoriaus nustatymo langą (4.4.3. pav.).



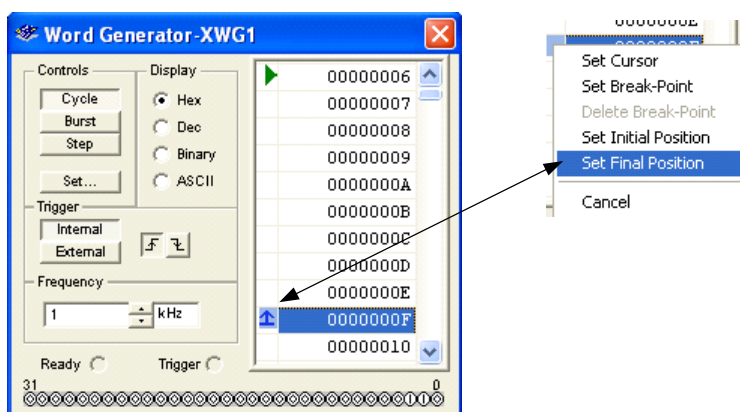
4.4.3.pav. Žodžių generatoriaus nustatymo langas

- Atlikite nustatymus pavaizduotus (4.4.3.pav.) ir kairiu pelės klavišu spragtelkite mygtuką **Accept**. Pamatysite *Žodžių generatorių* pavaizduotą 4.4.4.pav.



4.4.4.pav. Žodžių generatorius.

- Atlikite nustatymus pavaizduotus (4.4.5.pav.) ir *Žodžių generatorių* galutiniai paruošite simuliacijai.



4.4.5.pav. Žodžių generatorius po galutinio nustatymo.

Išsaugokite šį MultiSIM failą pavadinimu ***Pratimas 44***.

4.5. Praktinis darbas 5. Loginio analizatoriaus paruošimas simuliacijai ir loginės schemos simuliacijai.

1. Darbo tikslai:

- sugebėti panaudoti programą MultiSIM loginės schemos simuliacijai;
- sugebėti simuliuoti schemas ir paruošti darbui *Loginį analizatorių*.

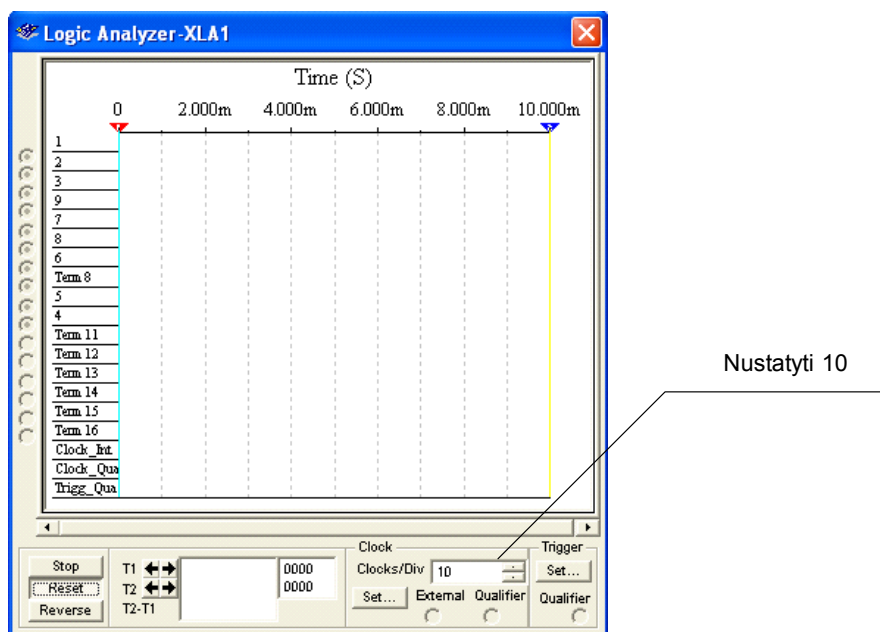
2. Duomenys ir reikalavimai praktiniam darbui:

- simuliuoti loginę schemą, kurią sujungėme praktiniame darbe 4;
- simuliacijai naudoti programos MultiSIM instrumentus *Žodžių generatorius* (Word Generator) ir *Loginis analizatorius* (Logic Analyzer)

3. Darbo eiga.

3.1. Loginio analizatoriaus (Logic Analyzer) paruošimas simuliacijai.

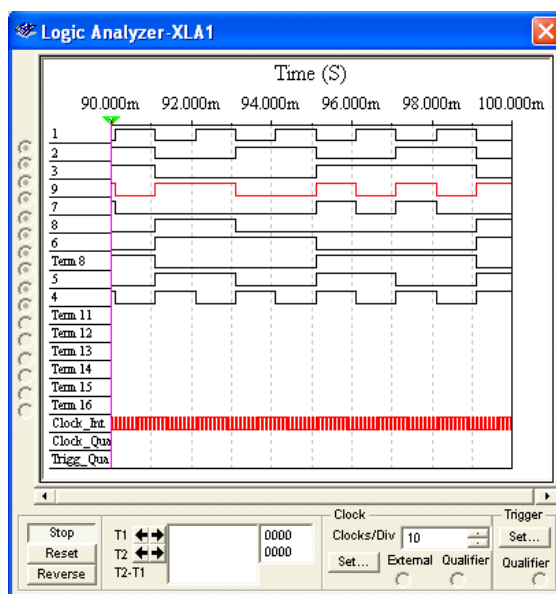
- Įjunkite programą MultiSIM ir atidarykite failą pavadinimu **Pratimas 44**;
- *Žodžių generatorių* (Word Generator) simuliacijai paruošėme praeitame praktiniame darbe, tačiau, priklausomai nuo naudojamos programos versijos, gali reikėti *Žodžių generatorių* paruošti iš naujo.
- Du kartus spragtelkite kairiu pelės klavišu ant Loginio analizatoriaus ir atlikite nustatymus pavaizduotus 4.5.1.pav.



4.5.1. pav. Loginio analizatoriaus nustatymas.

3.2. Loginės schemos simuliacijai.

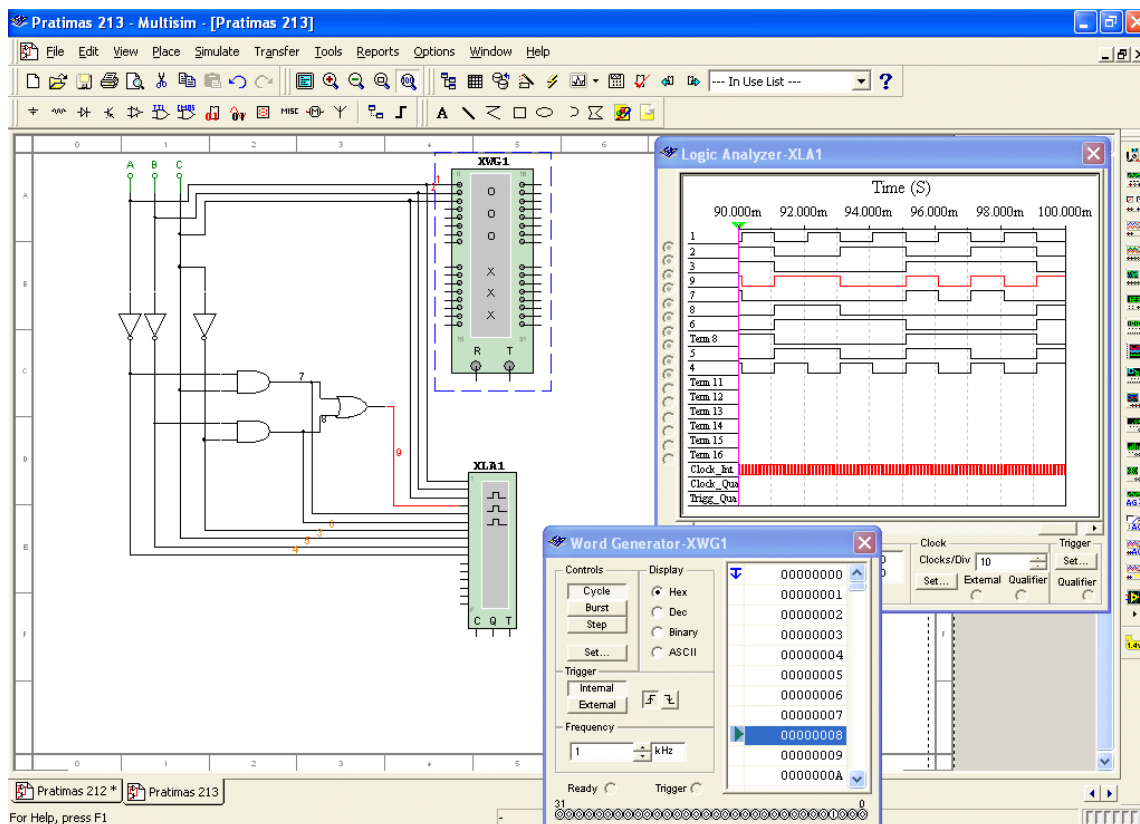
- Kairiu pelės klavišu spragtelkite ant jungiklio (4.4.1.pav.) modeliavimo ĮJUNGIMAS-IŠJUNGIMAS. Simuliacijai įjungtas, matote 4.5.2.pav. pavaizduotas loginės schemos darbo laiko diagramas.



4.5.2.pav. Loginės schemos darbo laiko diagramas.

Kairiu pelės klavišu spragtelkite ant jungiklio (4.4.1.pav.) modeliavimo ĮJUNGIMAS-IŠJUNGIMAS. Simuliavimas išjungiamas. Oscilograma 9 (raudona) tai signalas loginės schemos išėjime.

Programos MultiSIM langas, atlikus loginės schemos simuliavimą, pavaizduotas 4.5.3.pav.



4.5.3.pav. Programos MultiSIM langas, atlikus loginės schemos simuliavimą.

Darbo užduotis įvykdyta. Loginės schemos simuliavimas atliktas.

Išsaugokite šį MultiSIM failą pavadinimu **Pratimas 45**.

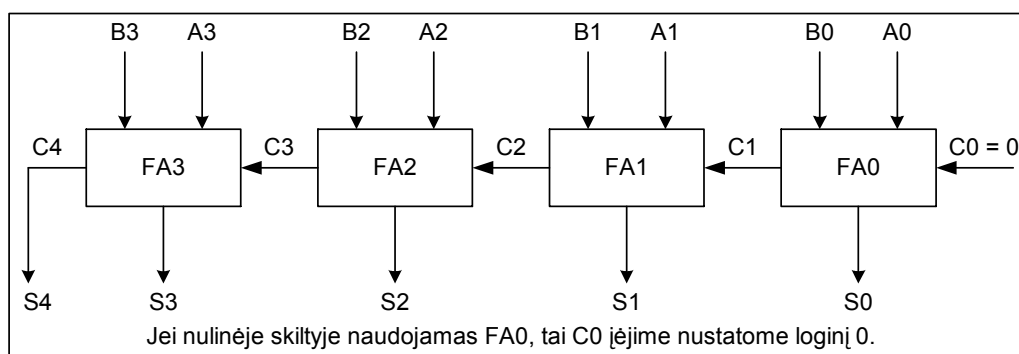
4.6. Praktinis darbas 6. Keturių bitų sumatoriaus elektros principinės schemos projektavimas, naudojant virtualius elementus.

1. Darbo tikslas:

- Sugebėti panaudoti programą MultiSIM elektronikos įtaisų elektros principinių schemų braižymui, naudojant virtualius komponentus.

2. Duomenys ir reikalavimai praktiniam darbui:

- braižyti keturių bitų sumatoriaus elektros principinę schemą, naudojant programos MultiSIM virtualius elementus;
- projektuojamo įtaiso sandaros schema pavaizduota 4.3.1.pav.;

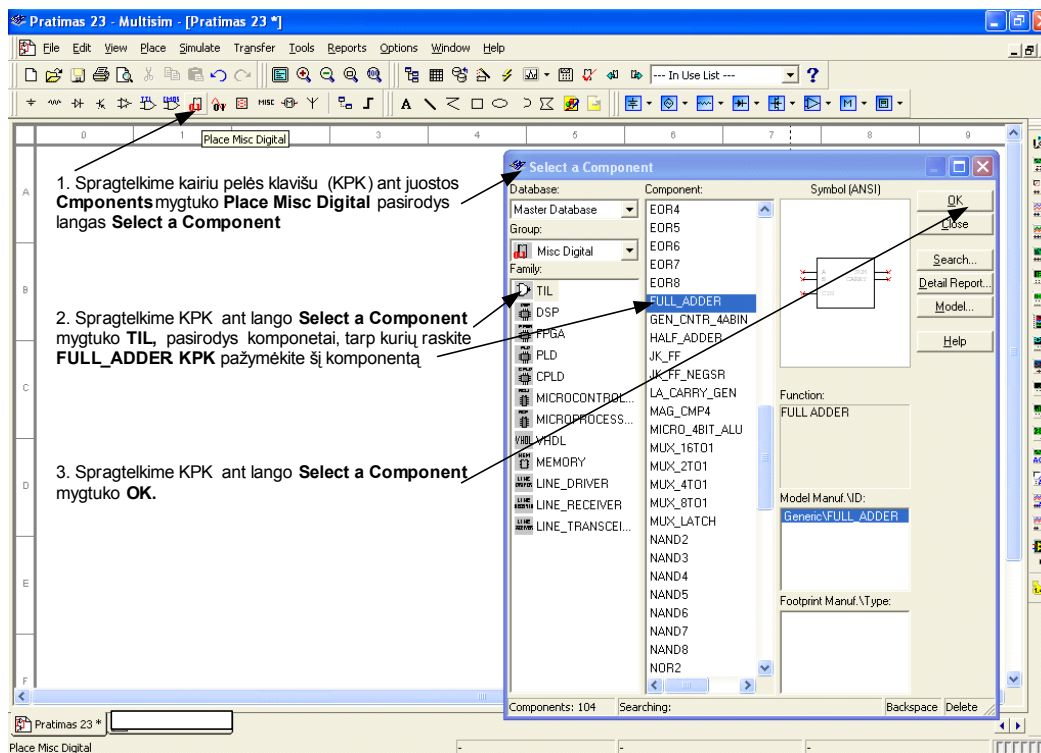


4.6.1.pav. Sumatoriaus sandaros schema.

- sumatoriaus atliekama operacija: $A + B = S$.

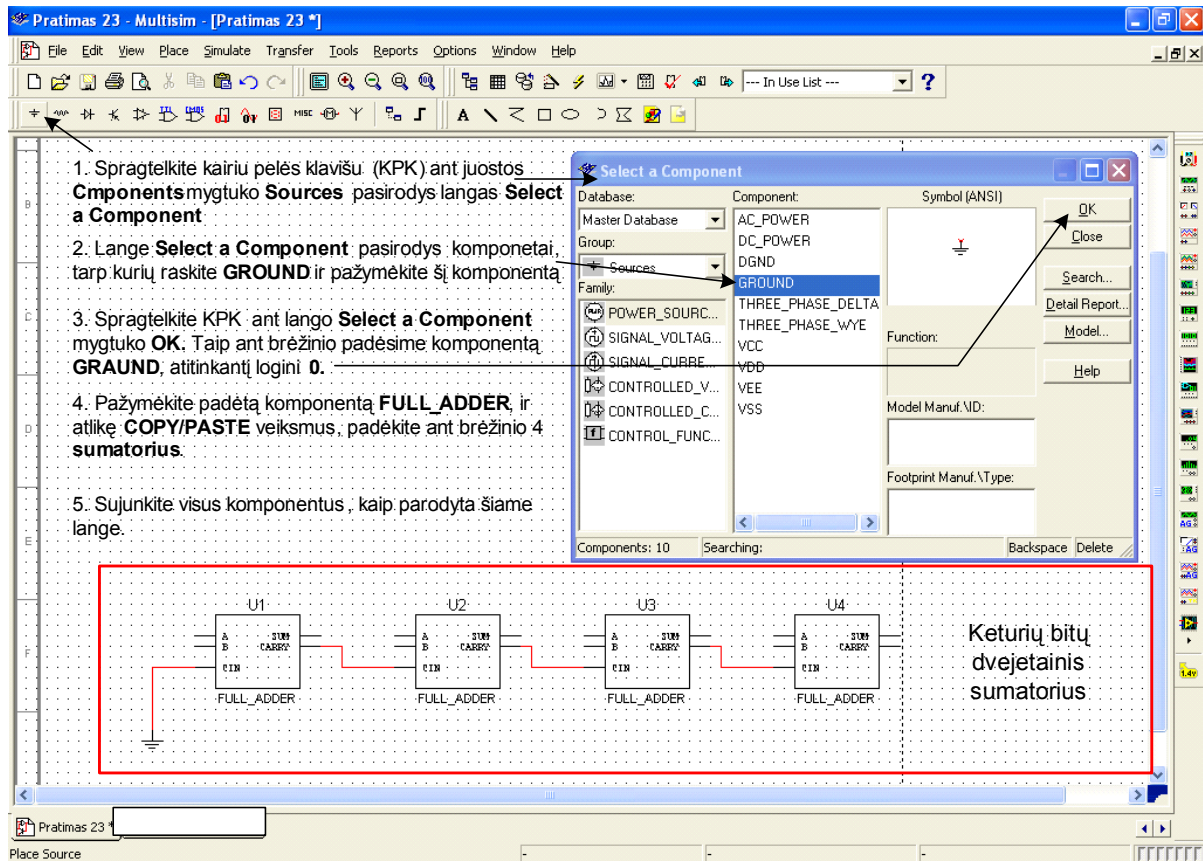
3. Darbo eiga.

- Įjunkite programą MultiSIM. Atlikite 4.6.2.pav. surašytus nurodymus, taip į brėžinį perkelsite pilną virtualių sumatorių.



4.6.2.pav. Pilno sumatoriaus perkėlimas į brėžinį.

- Atlikite 4.6.3. pav. surašytus nurodymus, taip nubraižysite keturių bitų dvejetainį sumatorių



4.6.3.pav. Keturių bitų dvejetainis sumatorius

Darbo tikslai įvykdyti. 4.6.3.pav. raudona linija apibrėžta keturių bitų dvejetainio sumatoriaus elektros principinė schema.

Išsaugokite šį MultiSIM failą pavadinimu **Pratimas 46**.

4.7. Praktinis darbas 7. Keturių bitų sumatoriaus elektros principinės schemos simuliacija, naudojant virtualius elementus.

1. Darbo tikslas:

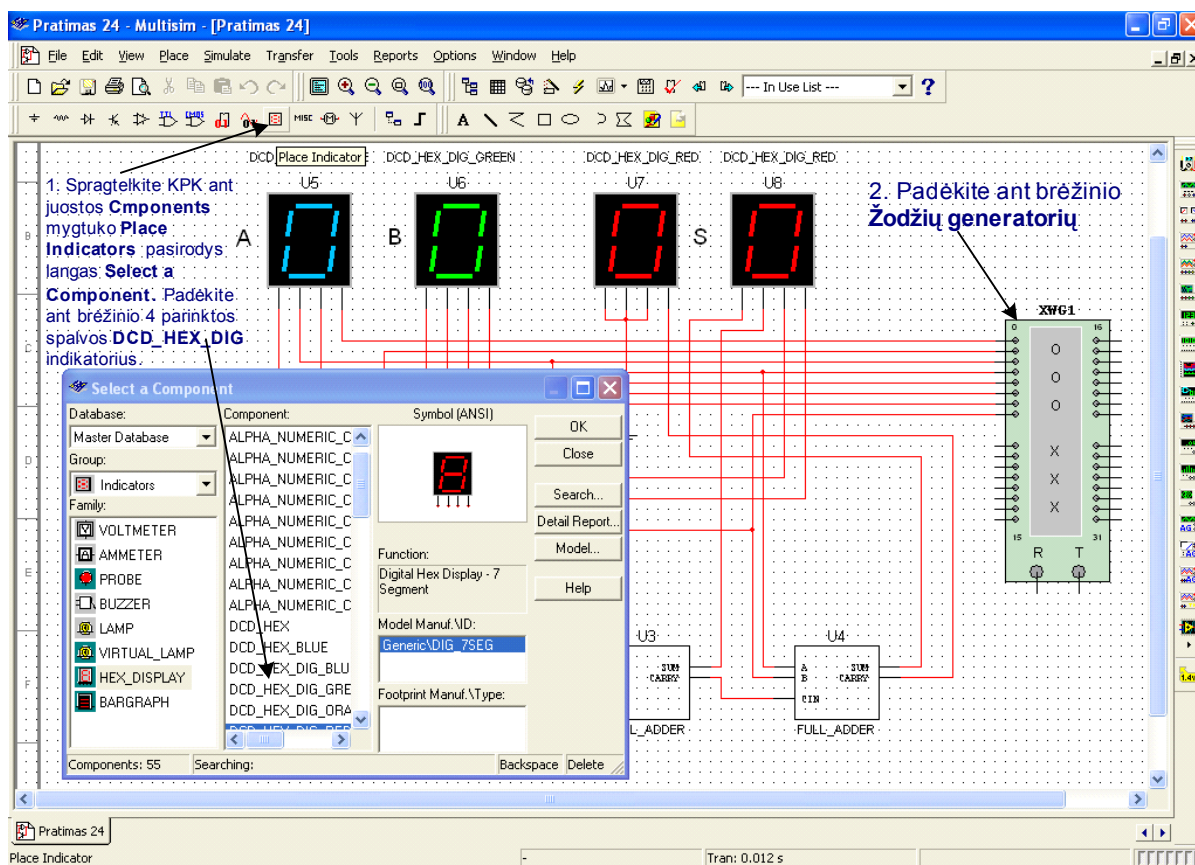
- Sugebėti panaudoti programą MultiSIM elektronikos įtaisų elektros principinių schemų simuliacijai.

2. Duomenys ir reikalavimai praktiniam darbui:

- simuliuoti elektros principinės schemos (failas *Pratimas 46*) veikimą;
- naudoti programą MultiSIM;
- sumatoriaus atliekama operacija: $A + B = S$, rasti sumas: $3 + 2$; $5 + 5$; $9 + 7$, $15+14$ (F+E, šešioliktainėje sistemoje).

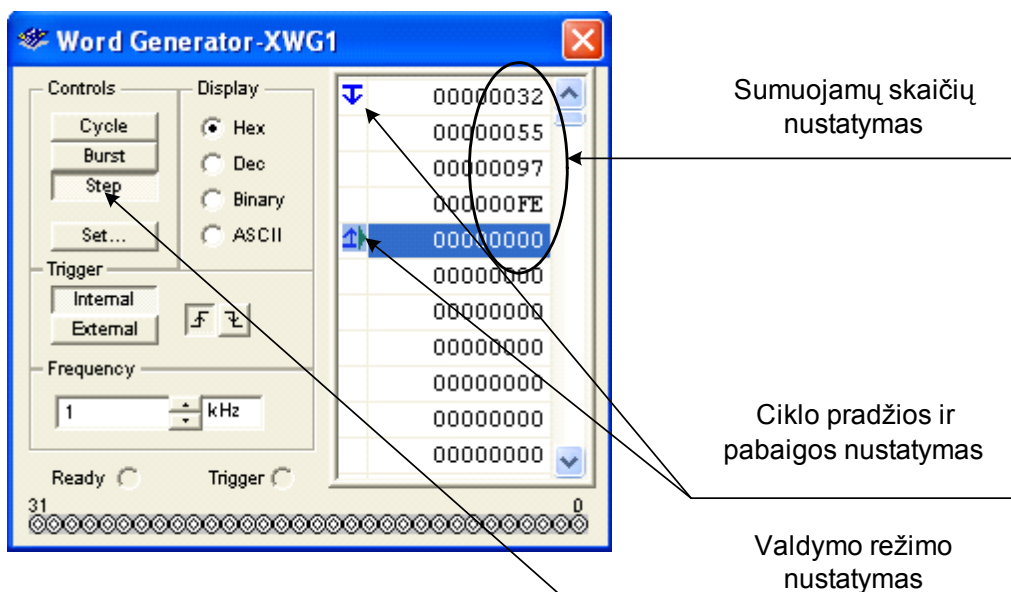
3. Darbo eiga.

- Įjunkite programą MultiSIM 9. Atidarykite failą *Pratimas 46*.
- Atlikite 4.7.1.pav. surašytus nurodymus, parašytus mėlyna spalva. Taip ant brėžinio patalpinami visi komponentai reikalingi schemos simuliacijai.



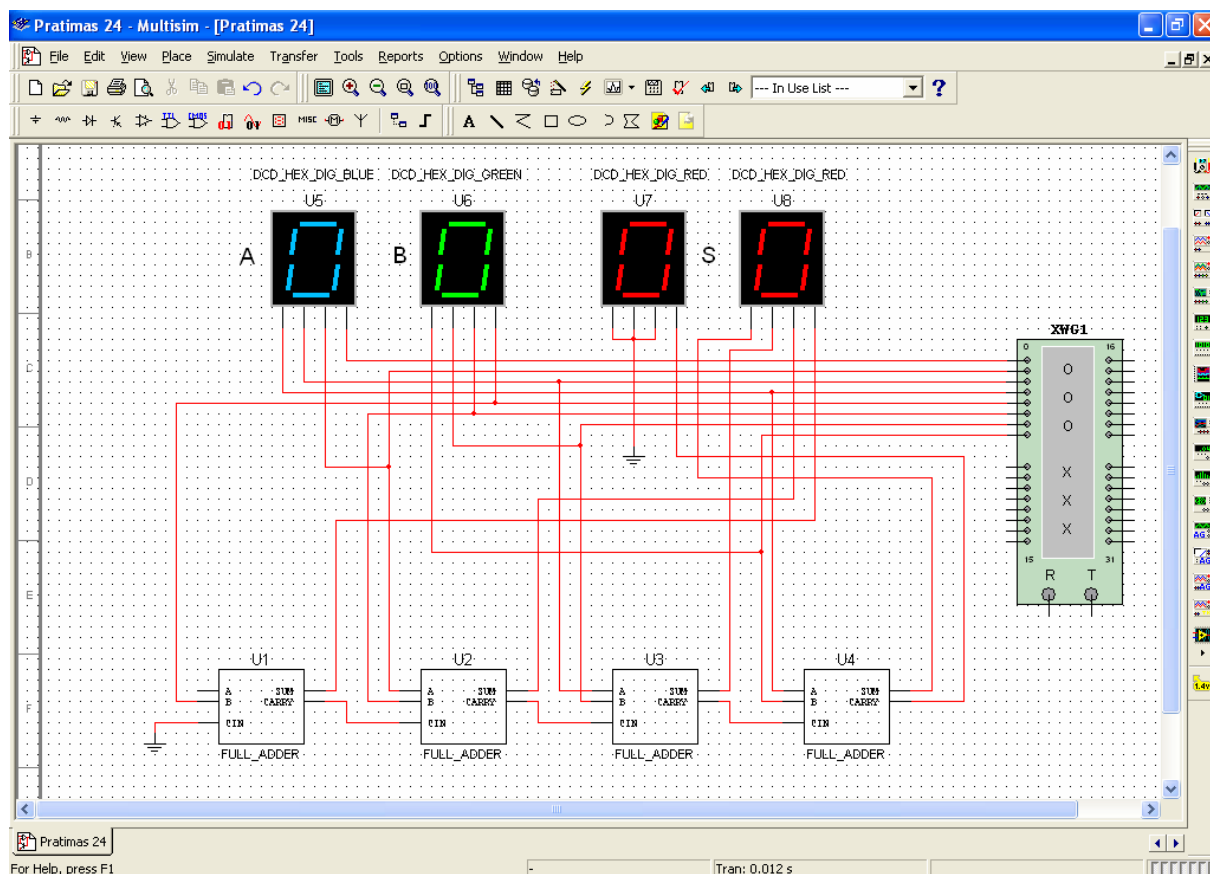
4.7.1.pav. Simuliacijos komponentų talpinimas ant brėžinio.

- Atlikite 4.7.2.pav. surašytus nurodymus. Taip nustatomas *Žodžių generatoriaus* režimas, būtinas darbo užduoties vykdymui.



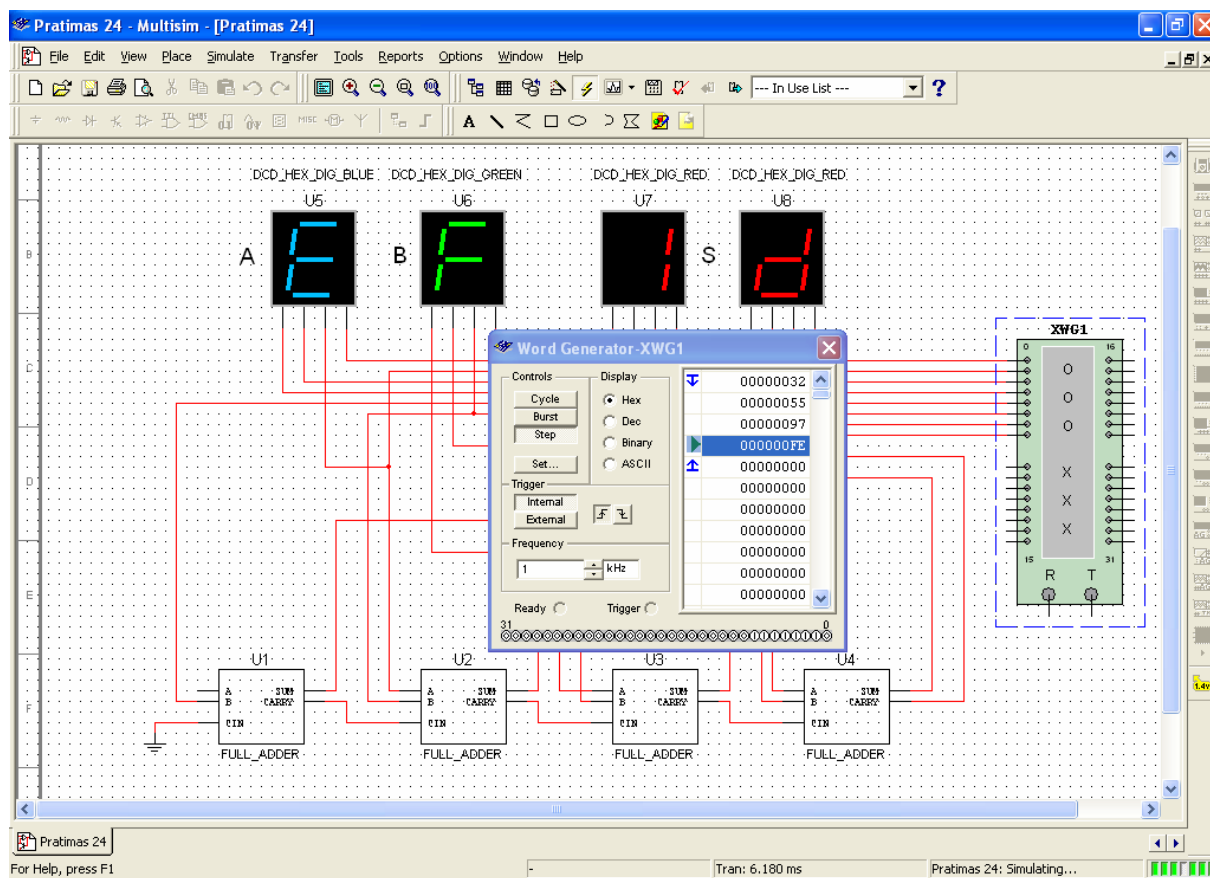
4.7.2.pav. Žodžių generatoriaus nustatymas.

- Sujunkite visus komponentus kaip parodyta 4.7.3.pav. Sumatoriaus schema paruošta simulavimui.



4.7.3.pav. Keturių bitų sumatorius.

Kairiu pelės klavišu du kartus spragtelkite ant *Žodžių generatoriaus* (4.7.2.pav.). Įjunkite modeliavimą. Spaudinėdami *Žodžių generatoriaus* mygtuką **Step** atlikite skaičių sumavimą. Jei schema sujungta teisingai, tai raudoni indikatoriai rodo mėlyno ir žalio indikatorių parodymų sumą. Sudėtis atliekama šešioliktainiais skaičiais.



4.7.4.pav. Keturių bitų sumatorių veikimo simuliacija.

- 4.7.4.pav. matome: $E + F = 1D$ (šešioliktainiai skaičiai)
arba $14 + 15 = 29$ (dešimtainiai skaičiai).

Darbo tikslai įvykdyti

Išsaugokite šį MultiSIM failą pavadinimu **Pratimas 47**.

4.8. Praktinis darbas 8. Keturių bitų sumatoriaus elektros principinės schemos braižymas ir simuliacija, naudojant realius elementus.

1. Darbo tikslas:

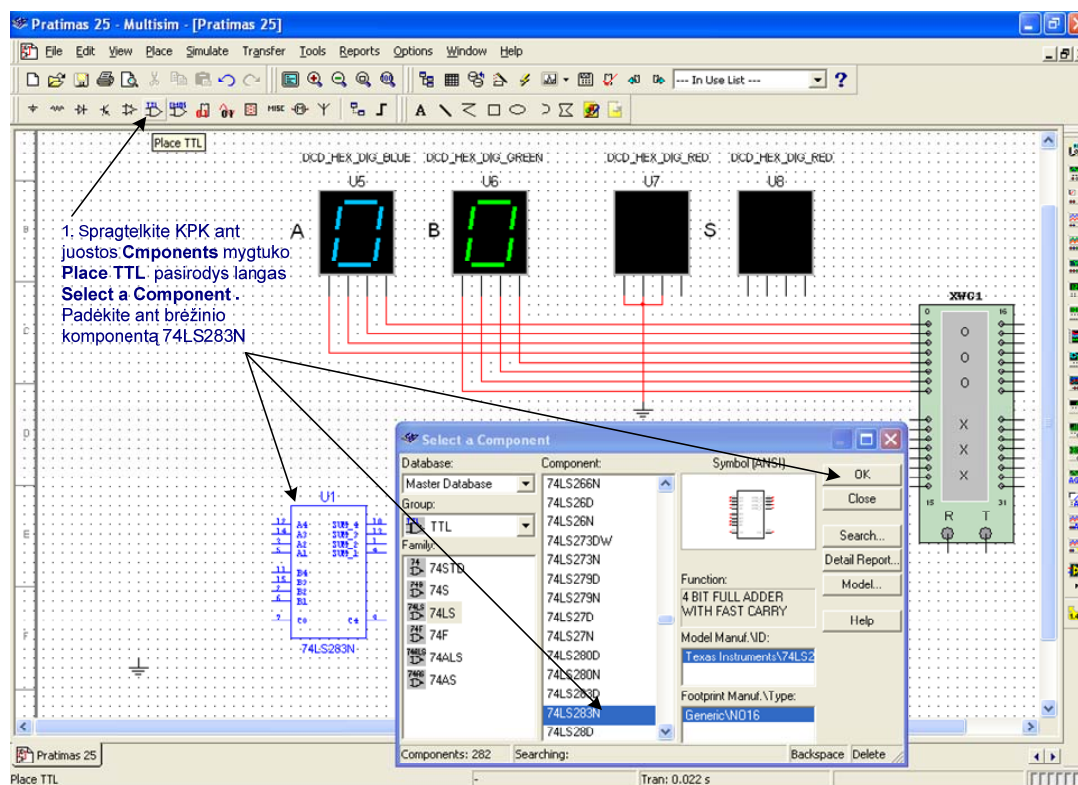
- Sugebėti panaudoti programą MultiSIM elektronikos įtaisų elektros principinių schemų braižymui ir simuliacijai, naudojant realius elementus.

2. Duomenys ir reikalavimai praktiniam darbui:

- braižyti keturių bitų sumatoriaus elektros principinę schemą;
- naudoti programos MultiSIM TTL integrinį grandytą 74LS283N;
- modeliuoti keturių bitų sumatoriaus elektros principinės schemos veikimą;
- darbo metu galite naudotis *Praktinio darbo 4.7.* rezultatais.

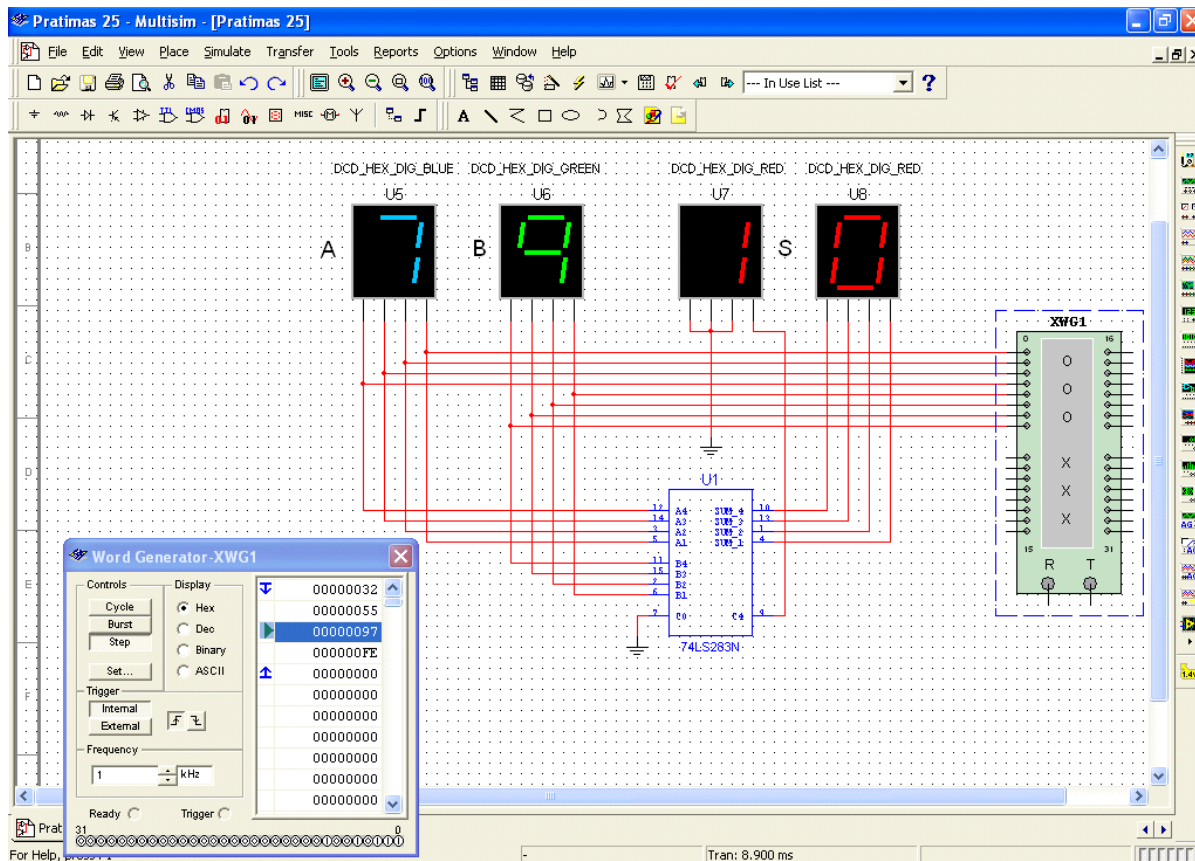
3. Darbo eiga.

- Ši darbą galime atlikti pilnai t.y. sudarydami schemą iš naujo arba pasinaudoję failu **Pratimas 47**. Antru atveju darbas bus atliekamas greičiau - šį variantą ir pasirenkame.
- Įjunkite programą MultiSIM. Atidarykite failą **Pratimas 47**.
- Komanda **Save As...** sukurkite naują failą **Pratimas 48**.
- Trinkite komponentus U1, U2, U3, U4 iš schemos t.y. pašalinkite pilnus virtualius sumatorius.
- Atlikite 4.8.1.pav. surašytus nurodymus. Matote kaip schema atrodo po U1, U2, U3, U4 pašalinimo ir integrinio grandyno 74LS283N patalpinimo ant brėžinio.



4.8.1.pav. TTL integrinio grandyno 74LS283N talpinimas ant brėžinio.

- Sujunkite visus komponentus, kaip parodyta 4.8.2.pav.
- Kairiu pelės klavišu spragtelkite ant Žodžių generatoriaus (4.8.2.pav.). Įjunkite simuliaciją. Spaudinėdami *Žodžių generatoriaus* mygtuką **Step** atlikite skaičių sumavimą. Jei schema sujungta teisingai, tai raudoni indikatoriai rodo mėlyno ir žalio indikatorių parodymų sumą. Sudėtis atliekama šešioliktainiais skaičiais.



4.8.2.pav. Sumatoriaus schema ir simuliacimas su realiu grandynu 74LS283N.

- 4.5.2.pav. matome $7 + 9 = 10$ (šešioliktainiai skaičiai)
arba $7 + 9 = 16$ (dešimtainiai skaičiai).

Darbo tikslai įvykdyti.

Išsaugokite šį MultiSIM failą pavadinimu **Pratimas 48**.

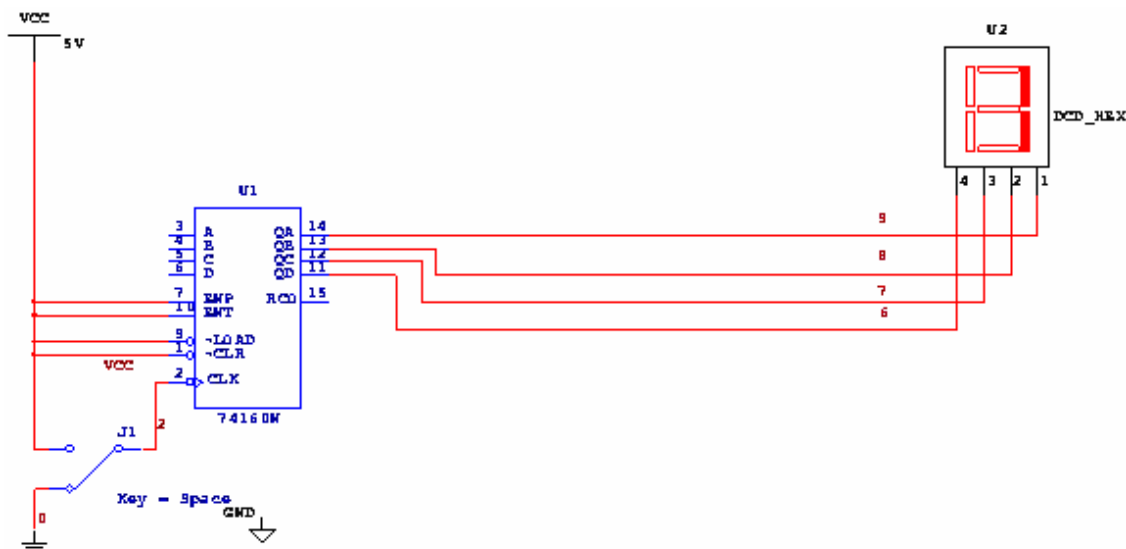
4.9. Praktinis darbas 9. Virtualus jungimas, naudojant laidus.

1. Darbo tikslas:

- Sugebėti jungti komponentus, naudojant virtualius laidus.

2. Duomenys ir reikalavimai praktiniam darbui:

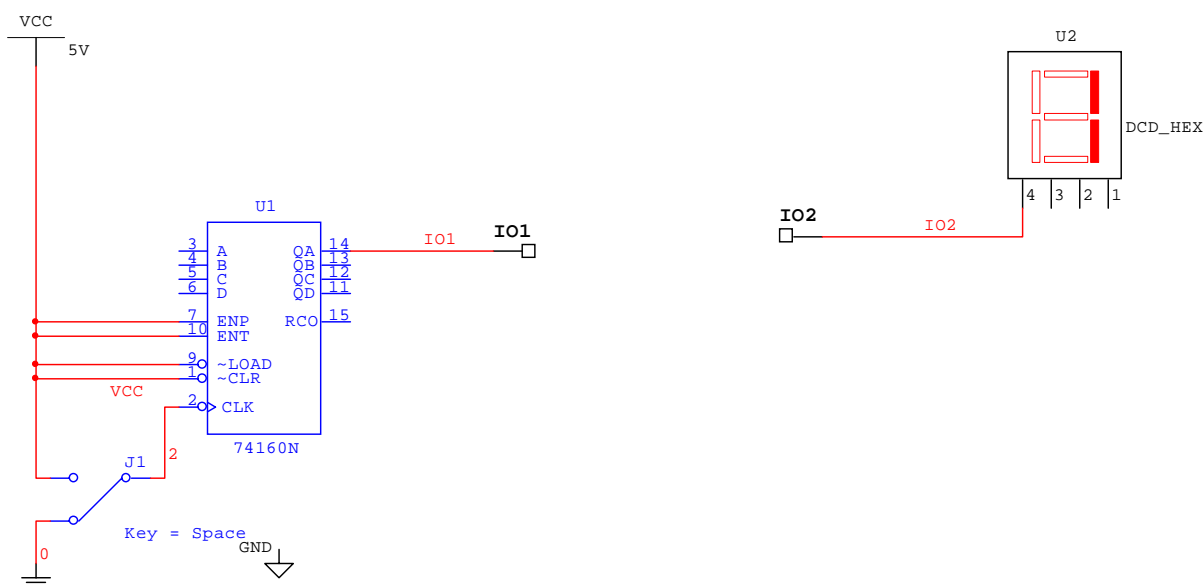
- 4.9.1.pav. pavaizduotas komponentas U1, kuris realiais laidais 6, 7, 8 ir 9 sujungtas su komponentu U2;
- komponentą U1 sujungti su komponentu U2, naudojant virtualius laidus.



4.9.1.pav. Jungimas realiais laidais.

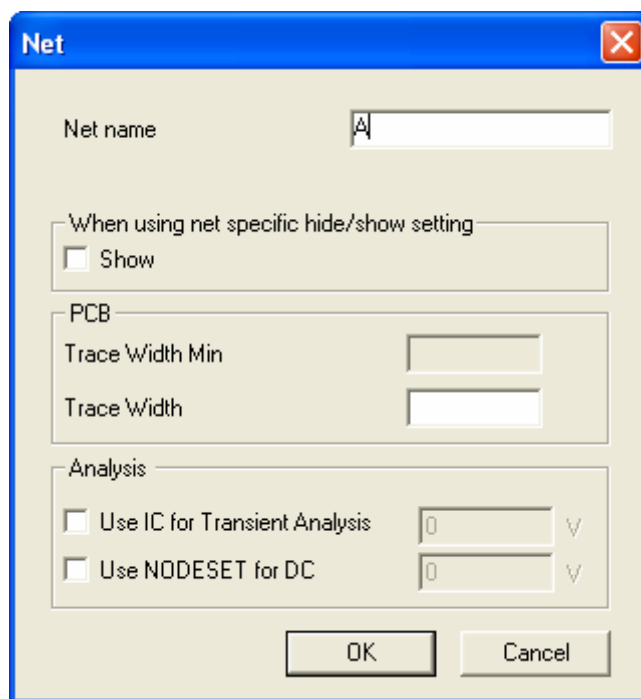
3. Darbo eiga.

- Įjunkite programą MultiSIM. Nubraižykite 4.9.1.pav. pavaizduotą schemą. Išsaugokite schemą, failo pavadinimas *Jungimas realiais laidais*.
- Komanda **Save As...** sukurkite naują failą *Jungimas virtualiais laidais*.



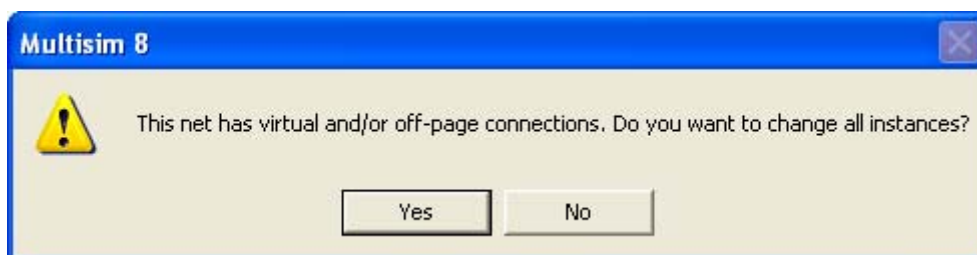
4.9.2.pav. Jungimas virtualiais laidais.

- Nutrinkite laidus 6, 7, 8, ir 9.
- Du kartus vykdote komandas **Place, Connectors, HB/SC Connectors**, pasukate komponentą I01 180 laipsnių (klavišai **Ctrl + R**).
- Sujungiate komponentus I01 ir I02 kaip parodyta 4.9.2.pav. Schemoje U1 gnybtas 14 nesujungtas su U2 gnybtu 4, nes laidai yra skirtingų pavadinimų. Du kartus spragtelėję ant laidų pakeičiame jų pavadinimus vienodais, tai gali būti raidės, skaičiai ir t.t.
- Keičiant pavadinimą pasirodo 4.9.3.pav.pavaizduotas langas.



4.9.3.pav. Laidų pavadinimo keitimo langas.

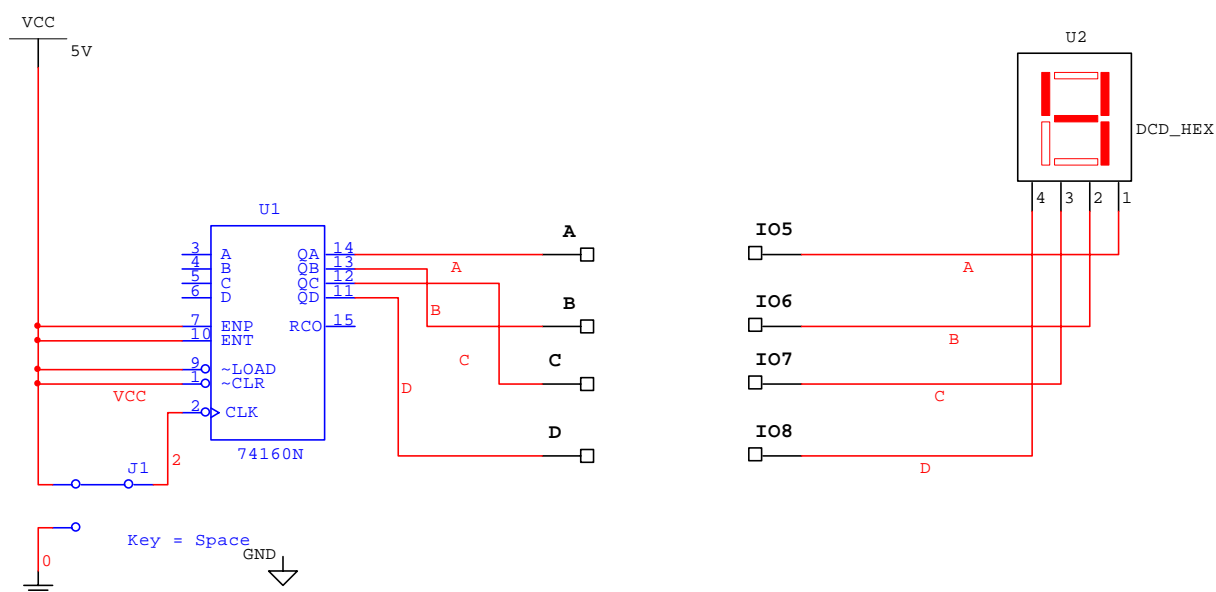
- Antrą kartą įrašant tą patį laido pavadinimą lange (4.9.3.pav.), pasirodo naujas, keitimo patvirtinimo langas, pavaizduotas 4.9.4.pav. Vykdomė komandą **Yes**.



4.9.4.pav. Keitimo patvirtinimo langas.

- Analogiškai atliekite visus keturis jungimus. Gausite galutinę schemą, pavaizduotą 4.9.5.pav.

Jūsų sudarytoje schemoje laidų ir jungimo taškų (**Connectors**) pavadinimai gali skirtis nuo pavaizduotų 4.9.5.pav., nepergyvenkite, tik papildomos savarankiškos pratybos duos siekiamus rezultatus. Svarbu, kad laidai, kuriais jungiami atitinkami taškai turėtų tuos pačius pavadinimus – tuomet taškai bus sujungti.



4.9.5.pav. Jungimas virtualiais laidais.

- Išsaugokite schemą, failo pavadinimas ***Jungimas virtualiais laidais.***

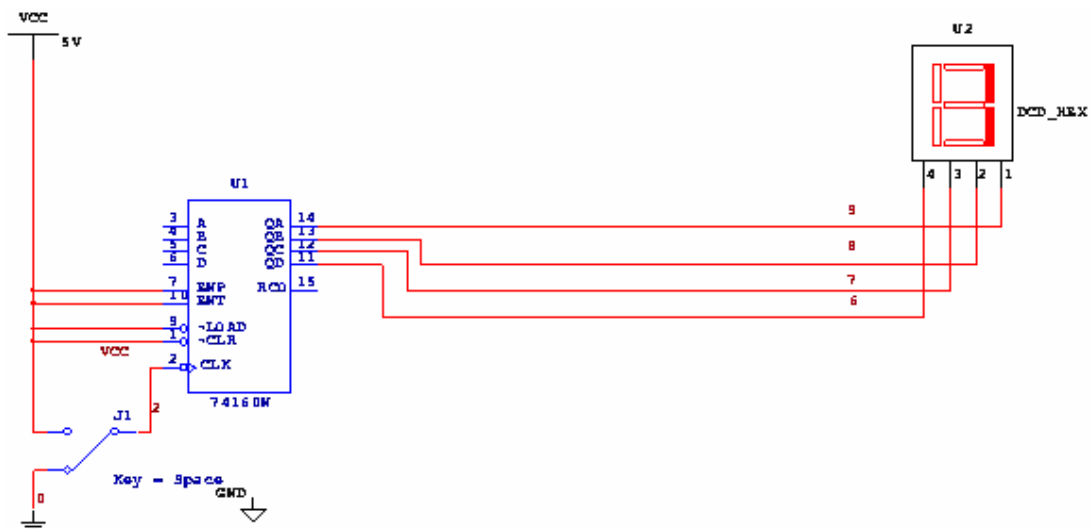
4.10. Praktinis darbas 10. Virtualus jungimas, naudojant magistralę.

1. Darbo tikslas:

- Sugebėti jungti komponentus, naudojant magistralę.

2. Duomenys ir reikalavimai praktiniam darbui:

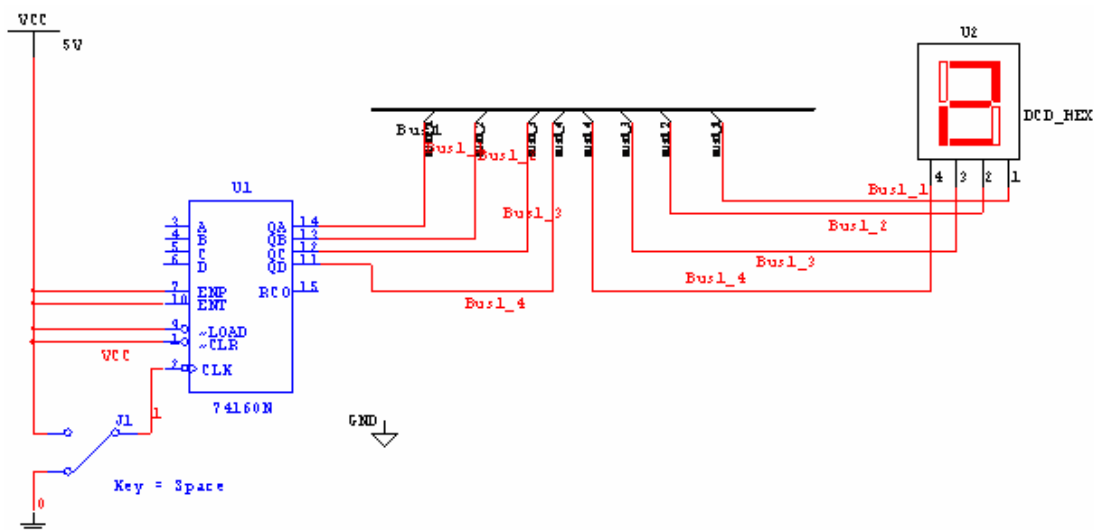
- 4.10.1.pav. pavaizduotas komponentas U1, kuris realiais laidais 6, 7, 8 ir 9 sujungtas su komponentu U2;
- komponentą U1 sujungti su komponentu U2, naudojant magistralę



4.10.1.pav. Jungimas realiais laidais.

3. Darbo eiga.

- Atidarykite failą *Jungimas realiais laidais*.
- Komanda *Save As...* sukurkite naują failą *Jungimas magistrale*.
- Jungimas naudojant magistralę gan plačiai aprašytas teorijos 4 paskaitoje. Pakartokite nurodymus, kurie skirti aprašyti teorijos 2.2.26.pav....2.2.31 pav. ir gausite schemą pavaizduotą 4.10.2.pav. Išsaugokite schemą, failo pavadinimas *Jungimas magistrale*.



4.10.2.pav. Virtualus jungimas, naudojant magistralę.

5. Užduotys ir atsakymai savarankiškam darbui.

5.1. Užduotis 1. Loginės funkcijos simuliacija.

1. Darbo tikslas:

- Sugebėti panaudoti programą MultiSIM loginės funkcijos simuliacijai.

2.1. Duomenys ir reikalavimai praktiniam darbui:

- savarankiško darbo užduotis pilnai atitinka praktinių darbų 4.1 užduotį, pakeista tik loginė funkcija;
- loginės funkcijos minimizavimui naudoti programos MultiSIM instrumentą „Loginis konverteris“ (*Logic Converter*);
- gautai minimizuotai funkcijai piešti du loginės schemos variantus, atsakymas 5.3.1.pav.
- duota loginė funkcija, kuri užrašyta būsenų lentelėje 5.1. Pateikti keturi loginės funkcijos variantai: **F1, F2, F3, F4**.

Lentelė 5.1

Nr.	A	B	C	D	F1	F2	F3	F4
0	0	0	0	0	1	1	0	1
1	0	0	0	1	1	0	0	1
2	0	0	1	0	1	1	0	0
3	0	0	1	1	1	0	0	0
4	0	1	0	0	0	1	1	1
5	0	1	0	1	0	0	1	1
6	0	1	1	0	1	1	1	0
7	0	1	1	1	1	0	0	0
8	1	0	0	0	1	0	0	0
9	1	0	0	1	1	0	0	1
10	1	0	1	0	0	0	0	0
11	1	0	1	1	0	0	0	1
12	1	1	0	0	0	1	1	0
13	1	1	0	1	0	1	1	1
14	1	1	1	0	0	1	1	0
15	1	1	1	1	0	1	0	1

- Praktiniam darbui parenkame lentelėje pažymėtą variantą F2, tuomet minimizuojama loginė funkcija bus:

$$F2 = \varphi(A, B, C, D)$$

- Atlikę šį darbą pabandykite atlikti užduotis, pasirinkus funkciją **F3 ar F4**.
- atsakymas 5.3.1.pav.

5.2. Užduotis 2. Keturių bitų sumatoriaus elektros principinės schemos braižymas ir simuliacija, naudojant realius elementus.

1. Darbo tikslas:

- Sugebėti panaudoti programą MultiSIM elektronikos įtaisų elektros principinių schemų braižymui ir simuliacijai, naudojant realius elementus.

2. Duomenys ir reikalavimai praktiniam darbui:

- braižyti keturių bitų sumatoriaus elektros principinę schemą;
- naudoti programos MultiSIM CMOS integrinį grandytą 4008BP_5V;
- modeliuoti keturių bitų sumatoriaus elektros principinės schemos veikimą;
- sumatoriaus atliekama operacija: $A + B = S$.
- rasti sumas: $3 + 3$; $6 + 6$; $A + A$, $C + C$, $F + F$ (visi skaičiai šešioliktainėje sistemoje).
- darbo metu galite naudotis *Praktinio darbo 4.8* rezultatais.
- atsakymas 5.4.1.pav.

5.3. Užduoties 5.1 atsakymas.

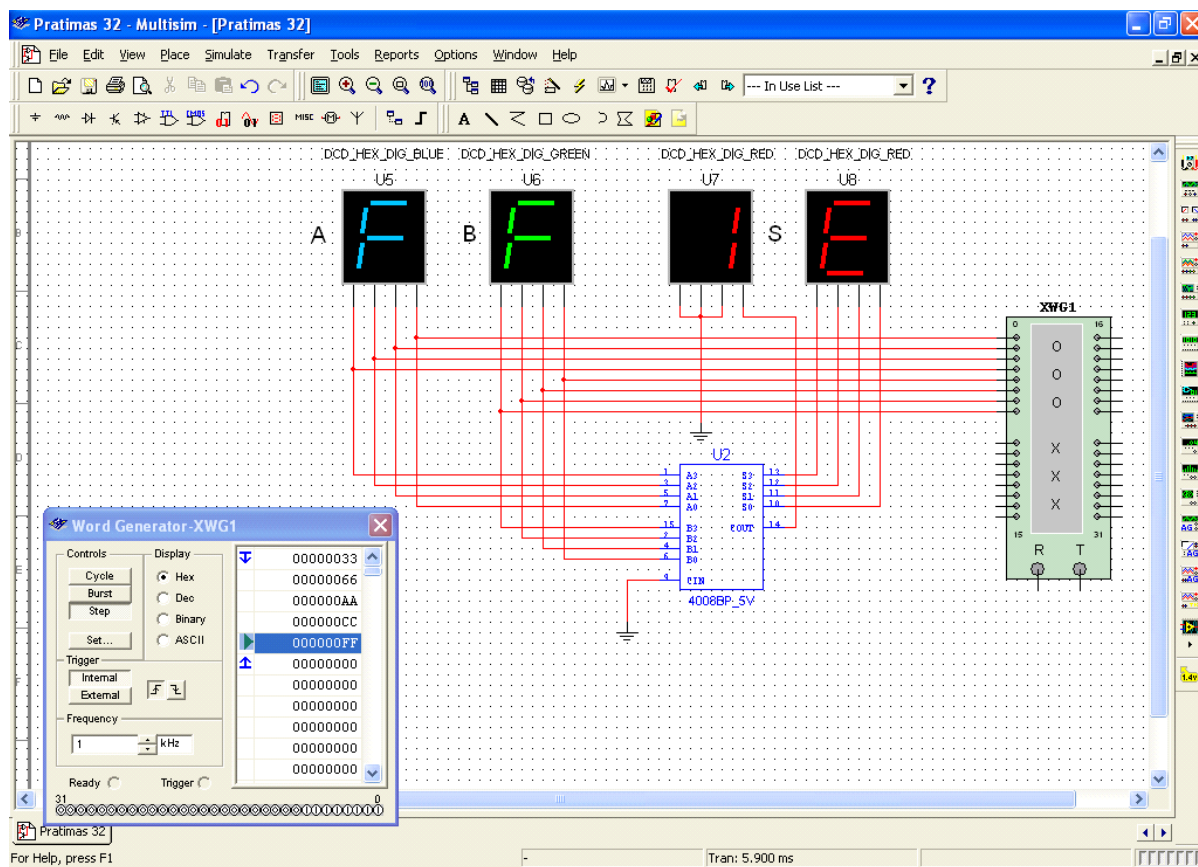
The screenshot shows the MultiSIM interface with two logic circuit simulations and a Logic Converter window. The top circuit is labeled "Loginė schema sudaryta iš IR, ARBA, NE" and the bottom one "Loginė schema sudaryta iš IR - NE". The Logic Converter window shows a truth table for the expression $A'D'+AB$.

	A	B	C	D	E	F	G	H	Out
000	0	0	0	0					1
001	0	0	0	1					0
002	0	0	1	0					1
003	0	0	1	1					0
004	0	1	0	0					1
005	0	1	0	1					0
006	0	1	1	0					1
007	0	1	1	1					0
008	1	0	0	0					0
009	1	0	0	1					0
010	1	0	1	0					0
011	1	0	1	1					0
012	1	1	0	0					1
013	1	1	0	1					1
014	1	1	1	0					1
015	1	1	1	1					1

The Logic Converter window also shows the expression $A'D'+AB$ in the bottom field.

5.3.1.pav. Loginės funkcijos simuliacijos rezultatai.

5.4. Užduoties 5.2 atsakymas.



5.4.1 pav. Sumatoriaus su realiu grandynu 4008BP_5V schema ir simuliacija.

Matome: $F + F = 1E$ (šešioliktainiai skaičiai), arba $15 + 15 = 30$ (dešimtainiai skaičiai).